

S7) Abstract
An attribute retrieving section (43) retrieves attribute information (53, 73, 93 and 113) stored in a plurality of second devices (5, 7, 9 and 11). Based on the retrieved attribute information, a sequencing section (45) decides an optimum daisy chain sequence of the second devices relative to a first device (3). A selector control section (47) controls selectors (25, 27, 29, 31 and 33) based on the decision. Alternatively, when card modules (1002 and 1003) are connected with a receiving device, a daisy chain of card modules is formed by switch (1042, 1043, 1044 and 1045). A sync detector circuit (101) detects packet sync signals of the digital broadcasting signals passing through the card modules. A video speech decoding circuit (1008) decodes a digital broadcasting signal. If an error occurs in any circuits (101 and 1008), a control circuit (1032) separates the defective card module from the daisy chain.

(57)要約

属性読出部（４３）は、複数の第２の装置（５，７，
 ９，１１）に格納された属性情報（５３，７３，９３，
 １１３）を読み出す。接続順判定部（４５）は、読み出
 した属性情報に基づき、複数の第２の装置の第１の装置
 （３）に対する最適なデジチェーン接続の順序を決
 定する。セクタ制御部（４７）は、その決定に基づい
 て、セクタ（２５，２７，２９，３１，３３）を制御
 する。また、別の態様において、カードモジュール（１
 ００２，１００３）が受信装置本体に接続されるとスイ
 ッチ（１０４２，１０４３，１０４４，１０４５）によ
 りカードモジュールのデジチェーン接続が実現する。
 ここで、同期信号検出回路（１０１）は、カードモジュ
 ールを通過したデジタル放送信号の packets 同期信号を
 検出する。映像音声デコード回路（１００８）は、デジ
 タル放送信号をデコードする。各回路（１０１，１００
 ８）でエラーが発生した場合、制御回路（１０３２）は、
 故障したカードモジュールをデジチェーン接続から
 切り離す。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	SD	スーダン
AL	アルバニア	EES	エストニア	LC	セントルシア	SE	スウェーデン
AM	アルメニア	ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール
AT	オーストリア	FI	フィンランド	LK	スリランカ	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LR	リベリア	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LS	レソト	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LT	リトアニア	SN	セネガル
BB	バルバドス	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BE	ベルギー	GE	グルジア	LV	ラトヴィア	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BJ	ベナン	GN	ギニア	MG	マダガスカル	TZ	タンザニア
BR	ブラジル	GW	ギニア・ビサウ	MK	マケドニア旧ユーゴスラヴィア	TM	トルクメニスタン
BY	ベラルーシ	GR	ギリシャ		共和国	TR	トルコ
CA	カナダ	HR	クロアチア	ML	マリ	TT	トリニダード・トバゴ
CF	中央アフリカ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
CG	コンゴ	ID	インドネシア	MR	モーリタニア	UG	ウガンダ
CH	スイス	IE	アイルランド	MW	マラウイ	US	米国
CI	コートジボワール	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
CN	カメルーン	IN	インド	NE	ニジェール	VN	ヴェトナム
CR	コスタ・リカ	IS	アイスランド	NL	オランダ	YU	ユーゴスラビア
CU	キューバ	IT	イタリア	NO	ノルウェー	ZA	南アフリカ共和国
CY	キプロス	JP	日本	NZ	ニュージーランド	ZW	ジンバブエ
CZ	チェッコ	KE	ケニア	PL	ポーランド		
DE	ドイツ	KG	キルギスタン	PT	ポルトガル		
DK	デンマーク	KP	北朝鮮	RO	ルーマニア		
		KR	韓国	RU	ロシア		

- 1 -

明 細 書

着脱可能なカードモジュール等を有する信号処理装置及びデジタル情報受信装置

5

技術分野

本発明は、例えば、衛星放送、ケーブル・テレビジョン（以下、CATVと略す）放送などのデジタル放送を受信視聴するデジタル情報受信装置に係り、特に有料放送のデスクランブルなどの信号処理を行うカードモジュール等を着脱可能なユニットと受信装置本体とのインタフェースの改善に関する。

10

背景技術

近年、デジタル衛星放送サービスに複数のサービス提供事業者が現れ、事業者毎に異なる受信装置を設置する不便が生じている。この不便を解消すべく、各放送局毎のスクランブルに対応しつつ受信装置の共通化が検討されるようになってきた。

15

例えばヨーロッパのデジタル放送規格団体としてDVB（Digital Video Broadcasting）があり、その中の規格の1つとして、コモンインタフェース（Common Interface）規格（EN 50221）がある。このコモンインタフェース規格は、受信装置本体とカードユニットのインターフェース規格であり、中でも特に有料放

20

25

送の視聴において、受信装置本体で受信したスクランブル、すなわち暗号化された放送信号をカードユニットでデスクランブル、すなわち暗号復号化するため、受信装置本体とカードユニット間の信号授受の規格したものである。

ここで、このコモンインタフェース規格を採用したデジタル放送受信装置の構成と動作を簡単に説明する。

このコモンインタフェース規格を採用したデジタル放送受信装置は、受信装置本体とこれに着脱可能な1枚以上のカードモジュールで構成される。受信装置本体は、カードモジュールが着脱可能な複数のスロットを有しており、受信装置本体とカードモジュールとの間のインターフェース規格として上述のコモンインタフェース規格が採用されている。

デジタル放送受信装置は、入力した衛星放送やCATV放送などの放送信号を受信復調し、受信復調した放送信号を更にデコードしてTV装置等に出力する。これにより、利用者は放送番組を視聴することができる。

一般に、デジタル放送には、無料放送と有料放送がある。放送局は、有料放送を送信する場合には、その放送信号をスクランブルし、すなわち暗号化して送る。一方、その有料放送を視聴する契約を行った利用者には、所定のカードモジュールが提供される。有料放送を視聴する契約を行った利用者がその有料放送を視聴しようとする場合には、そのカードモジュールを受信装置本体のスロ

- 3 -

ットに挿入する。この場合、放送局から送信された放送
信号は、受信装置本体で受信復調された後、接続された
カードモジュールに入力され、そこでデスクランブルさ
れ、すなわち暗号復号化され、再び受信装置本体に戻さ
5 れる。従って、視聴契約を行った者のみが、有料放送を
視聴できることになる。

また、カードモジュールの中には、上記のようなデス
クランブルを専用とするデスクランブルカードのほかに、
例えば、文字多重放送を視聴するために、放送信号から
10 文字情報を抽出することを専用とする文字多重カードと
いうものもある。文字多重カードは、放送信号から文字
情報を抽出して、受信装置本体に戻す。

かかるカードモジュールは、単独で受信装置本体に接
続される場合もあるし、複数枚が同時に受信装置本体に
15 接続される場合もある。複数のカードモジュールが接続
される場合としては、例えば、有料の文字多重放送を視
聴する場合が考えられる。この場合には、デスクランブ
ルカードと文字多重カードの双方が接続される。

受信装置本体は、カードモジュールが接続されたこと
20 を自動的に検出する機能を備えており、カードモジュ
ールが接続された場合、内部に備わるスイッチが放送信号
がそのカードモジュールを経由するように信号経路の接
続を切り替える。また、カードモジュールが抜かれた場
合には、そのスイッチが放送信号が短絡的に後段に送ら
25 れるように信号経路の接続を元にもどす。カードモジュ

ールが抜かれた状態で、放送信号が外部に漏出することを防ぐためである。カードモジュールが複数枚接続された場合には、受信装置本体は、接続されたスロットの物理的位置に応じて、それらのカードモジュールをデ
5 ーチェーン接続する。

しかしながら、複数のカードモジュールが受信装置本体に接続された場合、そのデジャーチェーン接続における接続順序が保証されなければならない場合がある。例えば、上述の有料の文字多重放送を視聴しようとする場
10 合、デスクランブルカードが文字多重カードの前段に接続されてデジャーチェーン接続される必要がある。デスクランブルカードが文字多重カードの後段に接続されると、文字多重カードにはデスクランブルされていない放送信号が入力されるので、その信号から文字情報が抽出
15 できない。

かかる場合、視聴者が、接続順序が常に正しくなるようにカードモジュールを接続していれば問題はない。しかしながら、視聴者に常にかかる注意を課すのは酷である。特に、既にカードモジュールが挿入されている状態
20 で、接続順序が問題となる新たなカードモジュールを接続しようとする場合、既に挿入されているカードモジュールを一旦抜く必要があり、作業が煩雑である。また、カードモジュールの挿入スロットは、受信装置本体の前面、背面、側面等のいろいろな位置に設けられる可能性
25 があり、例えば前面と背面のカードを入れ替えたりしな

- 5 -

ければならないというような作業は更に煩雑となる。

また、かかるデジタル放送受信装置には、以下のような問題点もある。すなわち、受信装置本体にカードモジュールが接続されると、必ずカードモジュールの後段に
5 上述のデコード回路等が接続されることになる。従って、カードモジュールに故障が生じた場合、特に放送信号系が後段に伝播できなくなった場合、後段のシステムが誤動作を起こしたり又は動作不能に陥り、単に故障したカードモジュールの有していた機能が失われるのみならず、
10 このカードモジュールの機能を利用しないチャンネルを受信する機能までもが失われ、受信システム全体に大きな影響が生じるという問題点があった。

更に、かかるデジタル放送受信装置には、以下のような問題点もある。すなわち、受信装置本体にカードモジュールが接続されると、放送信号は必ずそのカードモジュールを経由する。従って、放送信号のコピー等の不正行為を目的として不正なカードモジュールが接続されても、それを許容してしまうという問題点があった。特に、デスクランブルカードの後段にかかる不正なカードモジュールが接続された場合、容易に有料放送のコピー等を
20 許容してしまっていた。また、デイジーチェーン接続されるカードモジュールのスロットに不正なカードモジュールが接続されることによって、受信システム全体に大きな影響が生じるという問題点があった。

発 明 の 開 示

上記問題点に鑑み本発明の目的は、任意のスロットに第 2 の装置であるカードモジュールを接続しても、第 1 の装置である受信装置本体側で第 2 の装置の属性を認識し、デジタル情報処理に適した接続順に変更することができるデジタル情報受信装置を提供することである。

また、本発明の目的は、例えば受信装置本体にカードモジュールを接続する場合の作業を容易にしたデジタル情報受信装置を提供することである。

また、本発明の目的は、複数のスロットを有する第 1 の装置と、これに着脱可能な複数の第 2 の装置とを有する信号処理装置において、第 2 の装置を任意のスロットに装着しても、各スロットに接続された第 2 の装置のデ
イジーチェーン接続順を最適化することのできる信号処
理装置を提供することである。

また、本発明の目的は、第 1 の装置である受信装置本体に接続された第 2 の装置であるカードモジュールが正常に機能するか否かを判定し、故障した第 2 の装置を第 1 の装置から機能的に切り離し、受信装置全体に大きな影響を及ぼすことを防ぐことのできるデジタル情報
受信装置を提供することである。

また、本発明の目的は、第 1 の装置である受信装置本体に不正に接続された第 2 の装置であるカードモジュールを検知し、不正に接続された第 2 の装置をバイパスする
ようにスイッチで信号を切り換えることにより不正な

第 2 の装置を第 1 の装置から機能的に切り離し、不正行為を防止すると共に、受信装置全体に大きな影響を及ぼすことを防ぐことができるデジタル情報受信装置を提供することである。

- 5 上記目的を達成するため、特許請求の範囲第 1 項に記載された信号処理装置は、第 1 の信号を出力する第 1 の装置と、第 1 の装置に着脱可能であって、第 1 の装置を介してデイジーチェーン接続され、そのデイジーチェーン接続を介して、前記第 1 の信号を入力してその第 1 の
- 10 信号に対して固有の信号処理を行い前記第 1 の装置に戻す複数の第 2 の装置と、を備える信号処理装置において、前記第 1 の装置は、対応する第 2 の装置に対して、対応する第 2 の装置以外の第 2 の装置からの出力信号と前記第 1 の信号とを入力して、そのうちの 1 つを選択して出
- 15 力する複数の第 1 の選択手段と、前記複数の第 2 の装置からの出力信号と前記第 1 の信号とを入力して、そのうちの 1 つを選択して出力する第 2 の選択手段と、前記デイジーチェーン接続の順序の優先順位に応じて、前記複数の第 1 の選択手段及び前記第 2 の選択手段における選
- 20 択を制御して、前記複数の第 2 の装置のデイジーチェーン接続の順序を変更する接続制御手段と、を備えることを要旨とする。

- また、上記目的を達成するため、特許請求の範囲第 2 項に記載にデジタル情報受信装置は、デジタル情報を受
- 25 信して出力する第 1 の装置と、第 1 の装置に着脱可能で

あって、第 1 の装置を介してデイジーチェーン接続され、そのデイジーチェーン接続を介して、前記デジタル情報を入力してそのデジタル情報に対して固有の処理を行い前記第 1 の装置に戻す複数の第 2 の装置と、を備えるデジタル情報受信装置において、前記第 1 の装置は、対応する第 2 の装置に対して、対応する第 2 の装置以外の第 2 の装置からの出力信号と前記デジタル情報とを入力して、そのうちの 1 つを選択して出力する複数の第 1 の選択手段と、前記複数の第 2 の装置からの出力信号と前記デジタル情報とを入力して、そのうちの 1 つを選択して出力する第 2 の選択手段と、前記デイジーチェーン接続の順序の優先順位に応じて、前記複数の第 1 の選択手段及び前記第 2 の選択手段における選択を制御して、前記複数の第 2 の装置のデイジーチェーン接続の順序を変更する接続制御手段と、を備えることを要旨とする。

かかるデジタル情報受信装置によれば、複数の第 2 の装置が第 1 の装置に接続される物理的順序に拘わらず、適切な順序で複数の第 2 の装置を第 1 の装置にデイジーチェーン接続できる。

特許請求の範囲第 3 項に記載のデジタル情報受信装置は、第 2 項に記載のデジタル情報受信装置において、前記複数の第 2 の装置のそれぞれは、前記デイジーチェーン接続の順序のそれぞれの優先順位を属性情報として格納する格納手段を備え、前記接続制御手段は、前記複数の第 2 の装置のそれぞれの格納手段から前記デイジーチ

エ ー ン 接 続 の 順 序 の そ れ ぞ れ の 優 先 順 位 を 読 み 出 す こ と
を 要 旨 と す る 。

特 許 請 求 の 範 囲 第 4 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置
は、第 3 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置 に お い て、前
5 記 格 納 手 段 は、前 記 デ イ ジ ー チ ェ ー ン 接 続 の 順 序 の 優 先
順 位 の 絶 対 情 報 を 属 性 情 報 と し て 格 納 す る こ と を 要 旨 と
す る 。

特 許 請 求 の 範 囲 第 5 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置
は、第 3 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置 に お い て、前
10 記 格 納 手 段 は、前 記 デ イ ジ ー チ ェ ー ン 接 続 の 順 序 の 優 先
順 位 の 相 対 情 報 を 属 性 情 報 と し て 格 納 す る こ と を 要 旨 と
す る 。

特 許 請 求 の 範 囲 第 6 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置
は、第 2 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置 に お い て、前
15 記 接 続 制 御 手 段 は、通 信 媒 体 を 介 し て 外 部 か ら 前 記 デ イ
ジ ー チ ェ ー ン 接 続 の 順 序 の 優 先 順 位 の 情 報 を 取 得 す る こ
と を 要 旨 と す る 。

特 許 請 求 の 範 囲 第 7 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置
は、第 2 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置 に お い て、前
20 記 接 続 制 御 手 段 は、通 信 媒 体 を 介 し て 外 部 か ら 前 記 第 1
の 装 置 に 接 続 さ れ 得 る 複 数 の 第 2 の 装 置 の 前 記 デ イ ジ ー
チ ェ ー ン 接 続 の 順 序 の 優 先 順 位 の 情 報 を 取 得 す る と 共 に、
実 際 に 前 記 第 1 の 装 置 に 接 続 さ れ て い る 第 2 の 装 置 を 判
定 す る こ と を 要 旨 と す る 。

25 特 許 請 求 の 範 囲 第 8 項 に 記 載 の デ ジ タ ル 情 報 受 信 装 置

は、第 2 項に記載のデジタル情報受信装置において、前記接続制御手段は、新たな第 2 の装置が前記第 1 の装置に着脱されるたびに、接続されている複数の第 2 の装置の前記デイジーチェーン接続の順序の優先順位に応じて、
5 前記デイジーチェーン接続の順序を変更することを要旨とする。

かかるデジタル情報受信装置によれば、既にいくつかの第 2 の装置が接続されている第 1 の装置の任意の空スロットに新たな第 2 の装置が接続されても、また、既に
10 いくつかの第 2 の装置が接続されている第 1 の装置から任意の第 2 の装置が抜かれても、適切な順序のデイジーチェーン接続が実現できる。

また、上記目的を達成するため、特許請求の範囲第 9 項に記載のデジタル情報受信装置は、デジタル情報を受
15 信して出力する第 1 の装置と、第 1 の装置に着脱可能であって、第 1 の装置を介してデイジーチェーン接続され、そのデイジーチェーン接続を介して、前記デジタル情報を入力してそのデジタル情報に対して固有の処理を行い前記第 1 の装置に戻す複数の第 2 の装置と、を備えるデ
20 ジタル情報受信装置において、前記複数の第 2 の装置のそれぞれに対応して設けられ、対応する第 2 の装置を前記デイジーチェーン接続に組み込む、又は前記デイジーチェーン接続から切り離すように切り替える複数の切替手段と、前記複数の第 2 の装置の異常を検出／判定する
25 異常検出／判定手段と、前記異常検出／判定手段からの

信号に基づき、異常が検出／判定された第 2 の装置を前記デイジーチェーン接続から切り離すように、対応する切替手段を制御する制御手段と、を備えることを要旨とする。

5 かかるデジタル情報受信装置によれば、接続されている第 2 の装置が故障した場合や、不正な第 2 の装置が接続された場合に、速やかにその故障した第 2 の装置や不正な第 2 の装置をデイジーチェーン接続から切り離す事ができると共に、残りの第 2 の装置で処理を続行できる。

10 特許請求の範囲第 10 項に記載のデジタル情報受信装置は、第 9 項に記載のデジタル情報受信装置において、前記異常検出／判定手段は、前記複数の第 2 の装置を前記デイジーチェーン接続を介して通過した前記デジタル情報を入力して、パケット同期信号を検出する同期信号
15 検出手段であることを要旨とする。

 特許請求の範囲第 11 項に記載のデジタル情報受信装置は、第 9 項に記載のデジタル情報受信装置において、前記異常検出／判定手段は、前記複数の第 2 の装置を前記デイジーチェーン接続を介して通過した前記デジタル
20 情報を入力してデコードし、デコードエラーを検出するデジタル情報デコード手段であることを要旨とする。

 特許請求の範囲第 12 項に記載のデジタル情報受信装置は、第 9 項に記載のデジタル情報受信装置において、前記異常検出／判定手段は、前記複数の第 2 の装置を通
25 過前の前記デジタル情報に試験信号を多重する試験信号

多重手段と、前記複数の第2の装置を前記ディジチェーン接続を介して通過した前記デジタル情報から試験信号を検出して、その検出した試験信号が正常か否かを判定する試験信号検出手段と、を備えることを要旨とする。

- 5 特許請求の範囲第13項に記載のデジタル情報受信装置は、第9項に記載のデジタル情報受信装置において、前記異常検出／判定手段は、前記複数の第2の装置を通過前の前記デジタル情報に試験信号を多重する試験信号多重手段と、前記複数の第2の装置のそれぞれに設けられ、
10 入力されたデジタル情報に多重された前記試験信号に所定の処理を行い出力する複数の試験信号処理手段と、前記複数の第2の装置を前記ディジチェーン接続を介して通過した前記デジタル情報から試験信号を検出する試験信号検出手段と、前記試験信号検出手段により検出
15 された試験信号に前記所定の処理に対応した処理を行い、その試験信号が正常か否かを判定する判定手段と、を備えることを要旨とする。

- 特許請求の範囲第14項に記載のデジタル情報受信装置は、第9項に記載のデジタル情報受信装置において、
20 前記異常検出／判定手段は、前記複数の第2の装置を通過前の前記デジタル情報に試験信号を多重する試験信号多重手段と、前記複数の第2の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号を符号化して出力する複数の試験信号符号化手段と、前
25 記複数の第2の装置を前記ディジチェーン接続を介し

て通過した前記デジタル情報から試験信号を検出する試験信号検出手段と、前記試験信号検出手段により検出された試験信号を復号化し、その復号化された試験信号が正常か否かを判定する試験信号復号化手段と、を備えることを要旨とする。

特許請求の範囲第15項に記載のデジタル情報受信装置は、第9項に記載のデジタル情報受信装置において、前記異常検出／判定手段は、試験信号を符号化する試験信号符号化手段と、前記複数の第2の装置を通過前の前記デジタル情報にその符号化された試験信号を多重する試験信号多重手段と、前記複数の第2の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号を復号化して出力する複数の試験信号復号化手段と、前記複数の第2の装置を前記ディジーチェーン接続を介して通過した前記デジタル情報から試験信号を検出して、その検出した試験信号が正常か否かを判定する試験信号検出手段と、を備えることを要旨とする。

特許請求の範囲第16項に記載のデジタル情報受信装置は、第9項に記載のデジタル情報受信装置において、前記制御手段は、前記複数の第2の装置を1つずつ前記第1の装置に接続するように、前記複数の切替手段を制御し、前記異常検出／判定手段は、前記複数の第2の装置について1つずつその異常を検出／判定することを要旨とする。

特許請求の範囲第17項に記載のデジタル情報受信装

置は、第 16 項に記載のデジタル情報受信装置において、
前記異常検出／判定手段は、前記複数の第 2 の装置を前
記ダイジーチェーン接続を介して通過した前記デジタル
情報を入力して、パケット同期信号を検出する同期信号
5 検出手段であることを要旨とする。

特許請求の範囲第 18 項に記載のデジタル情報受信装
置は、第 16 項に記載のデジタル情報受信装置において、
前記異常検出／判定手段は、前記複数の第 2 の装置を前
記ダイジーチェーン接続を介して通過した前記デジタル
10 情報を入力してデコードし、デコードエラーを検出する
デジタル情報デコード手段であることを要旨とする。

特許請求の範囲第 19 項に記載のデジタル情報受信装
置は、第 16 項に記載のデジタル情報受信装置において、
前記異常検出／判定手段は、前記複数の第 2 の装置を通
15 過前の前記デジタル情報に試験信号を多重する試験信号
多重手段と、前記複数の第 2 の装置を前記ダイジーチェ
ーン接続を介して通過した前記デジタル情報から試験信
号を検出して、その検出した試験信号が正常か否かを判
定する試験信号検出手段と、を備えることを要旨とする。

20 特許請求の範囲第 20 項に記載のデジタル情報受信装
置は、第 16 項に記載のデジタル情報受信装置において、
前記異常検出／判定手段は、前記複数の第 2 の装置を通
過前の前記デジタル情報に試験信号を多重する試験信号
多重手段と、前記複数の第 2 の装置のそれぞれに設けら
25 れ、入力されたデジタル情報に多重された前記試験信号

に所定の処理を行い出力する複数の試験信号処理手段と、
前記複数の第 2 の装置を前記デジチェーン接続を介
して通過した前記デジタル情報から試験信号を検出する
試験信号検出手段と、前記試験信号検出手段により検出
5 された試験信号に前記所定の処理に対応した処理を行い、
その試験信号が正常か否かを判定する判定手段と、を備
えることを要旨とする。

特許請求の範囲第 2 1 項に記載のデジタル情報受信装
置は、第 1 6 項に記載のデジタル情報受信装置において、
10 前記異常検出／判定手段は、前記複数の第 2 の装置を通
過前の前記デジタル情報に試験信号を多重する試験信号
多重手段と、前記複数の第 2 の装置のそれぞれに設けら
れ、入力されたデジタル情報に多重された前記試験信号
を符号化して出力する複数の試験信号符号化手段と、前
15 記複数の第 2 の装置を前記デジチェーン接続を介し
て通過した前記デジタル情報から試験信号を検出する試
験信号検出手段と、前記試験信号検出手段により検出さ
れた試験信号を復号化し、その復号化された試験信号が
正常か否かを判定する試験信号復号化手段と、を備える
20 ことを要旨とする。

特許請求の範囲第 2 2 項に記載のデジタル情報受信装
置は、第 1 6 項に記載のデジタル情報受信装置において、
前記異常検出／判定手段は、試験信号を符号化する試験
信号符号化手段と、前記複数の第 2 の装置を通過前の前
25 記デジタル情報にその符号化された試験信号を多重する

試験信号多重手段と、前記複数の第 2 の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号を復号化して出力する複数の試験信号復号化手段と、前記複数の第 2 の装置を前記ディジーチェーン接続を介して通過した前記デジタル情報から試験信号を検出して、その検出した試験信号が正常か否かを判定する試験信号検出手段と、を備えることを要旨とする。

特許請求の範囲第 2 3 項に記載のデジタル情報受信装置は、第 9 項に記載のデジタル情報受信装置において、前記異常検出／判定手段は、前記複数の第 2 の装置のそれぞれに対応して設けられ、前記複数の第 2 の装置のそれぞれの異常を検出／判定する複数の対応異常検出／判定手段を備えることを要旨とする。

特許請求の範囲第 2 4 項に記載のデジタル情報受信装置は、第 2 3 項に記載のデジタル情報受信装置において、前記複数の対応異常検出／判定手段のそれぞれは、対応する第 2 の装置出力された前記デジタル情報を入力して、パケット同期信号を検出する同期信号検出手段であることを要旨とする。

特許請求の範囲第 2 5 項に記載のデジタル情報受信装置は、第 2 3 項に記載のデジタル情報受信装置において、前記複数の対応異常検出／判定手段のそれぞれは、対応する第 2 の装置に入力される前記デジタル情報に試験信号を多重する試験信号多重手段と、対応する第 2 の装置から出力された前記デジタル情報から試験信号を検出し

て、その検出した試験信号が正常か否かを判定する試験信号検出手段と、を備えることを要旨とする。

特許請求の範囲第26項に記載のデジタル情報受信装置は、第23項に記載のデジタル情報受信装置において、
5 前記複数の対応異常検出／判定手段のそれぞれは、対応する第2の装置に入力される前記デジタル情報に試験信号を多重する試験信号多重手段と、対応する第2の装置に設けられ、入力されたデジタル情報に多重された前記試験信号に所定の処理を行い出力する試験信号処理手段
10 と、対応する第2の装置から出力された前記デジタル情報から試験信号を検出する試験信号検出手段と、前記試験信号検出手段により検出された試験信号に前記所定の処理に対応した処理を行い、その試験信号が正常か否かを判定する判定手段と、を備えることを要旨とする。

15 特許請求の範囲第27項に記載のデジタル情報受信装置は、第23項に記載のデジタル情報受信装置において、前記複数の対応異常検出／判定手段のそれぞれは、対応する第2の装置に入力される前記デジタル情報に試験信号を多重する試験信号多重手段と、対応する第2の装置
20 に設けられ、入力されたデジタル情報に多重された前記試験信号を符号化して出力する試験信号符号化手段と、対応する第2の装置から出力された前記デジタル情報から試験信号を検出する試験信号検出手段と、前記試験信号検出手段により検出された試験信号を復号化し、その
25 復号化された試験信号が正常か否かを判定する試験信号

復号化手段と、を備えることを要旨とする。

特許請求の範囲第 28 項に記載のデジタル情報受信装置は、第 23 項に記載のデジタル情報受信装置において、前記複数の対応異常検出／判定手段のそれぞれは、試験
5 信号を符号化する試験信号符号化手段と、対応する第 2 の装置に入力される前記デジタル情報にその符号化された試験信号を多重する試験信号多重手段と、対応する第 2 の装置に設けられ、入力されたデジタル情報に多重された前記試験信号を復号化して出力する試験信号復号化
10 手段と、対応する第 2 の装置から出力された前記デジタル情報から試験信号を検出して、その検出した試験信号が正常か否かを判定する試験信号検出手段と、を備えることを要旨とする。

特許請求の範囲第 29 項に記載のデジタル情報受信装置は、第 9 項に記載のデジタル情報受信装置において、
15 前記制御手段は、前記異常検出／判定手段が異常を検出／判定した場合、異常が検出／判定された第 2 の装置以降の第 2 の装置をリセットすることを要旨とする。

特許請求の範囲第 30 項に記載のデジタル情報受信装置は、第 9 項に記載のデジタル情報受信装置において、
20 前記異常検出／判定手段が異常を検出／判定した場合に、その異常の内容を表示する表示手段を更に備えたことを要旨とする。

特許請求の範囲第 31 項に記載のデジタル情報受信装置は、第 12 項に記載のデジタル情報受信装置において、
25

前記試験信号多重手段は、前記デジタル情報の各パケット内の無効部分に前記試験信号を多重することを要旨とする。

特許請求の範囲第 3 2 項に記載のデジタル情報受信装置は、第 9 項に記載のデジタル情報受信装置において、前記デジタル情報は、デジタル放送信号であることを要旨とする。

図面の簡単な説明

図 1 は、本発明に係る信号処理装置の実施形態の構成を示すブロック回路図である。

図 2 は、本発明に係るデジタル放送受信装置の第 1 実施形態の構成を示すブロック回路図である。

図 3 は、P C M C I A のカード属性情報 (C I S) を利用した接続優先順位情報の第 1 例である。

図 4 は、P C M C I A のカード属性情報 (C I S) を利用した接続優先順位情報の第 2 例である。

図 5 は、P C M C I A のカード属性情報 (C I S) を利用した接続優先順位情報の第 3 例である。

図 6 は、P C M C I A のカード属性情報 (C I S) を利用した接続優先順位情報の第 4 例である。

図 7 は、P C M C I A のカード属性情報 (C I S) を利用した接続優先順位情報の第 5 例である。

図 8 は、本発明に係るデジタル放送受信装置の第 1 実施形態の動作を説明するフローチャートである。

図 9 は、本発明に係るデジタル放送受信装置の第 2 及び第 3 実施形態の構成を示すブロック図である。

図 10 は、第 2 実施形態の動作を説明するための信号の構成例である。

5 図 11 は、第 2 実施形態の動作を説明するフローチャートである。

図 12 は、第 3 実施形態の動作を説明するフローチャートである。

10 図 13 は、本発明に係るデジタル放送受信装置の第 4 実施形態の構成を示すブロック図である。

図 14 は、障害カードモジュールを画面に表示するメッセージ例である。

図 15 は、本発明に係るデジタル放送受信装置の第 5 及び第 6 実施形態の構成を示すブロック図である。

15 図 16 は、第 5 実施形態における試験信号挿入位置を説明するための信号の構成例である。

図 17 は、第 5 実施形態の動作を説明するフローチャートである。

20 図 18 は、第 6 実施形態の動作を説明するフローチャートである。

図 19 は、本発明に係るデジタル放送受信装置の第 7 実施形態の構成を示すブロック図である。

図 20 は、本発明に係るデジタル放送受信装置の第 8 実施形態の構成を示すブロック回路図である。

25 図 21 は、第 8 実施形態における試験信号挿入位置を

説明するための信号の構成例である。

図 2 2 は、本発明に係るデジタル放送受信装置の第 9 実施形態の構成を示すブロック回路図である。

図 2 3 は、第 9 実施形態の動作を示すフローチャートである。

図 2 4 は、本発明に係るデジタル放送受信装置の第 10 実施形態の構成を示すブロック回路図である。

図 2 5 は、本発明に係るデジタル放送受信装置の第 11 及び第 12 実施形態を示すフローチャートである。

図 2 6 は、本発明に係るデジタル放送受信装置の第 13 実施形態の構成を示すブロック回路図である。

図 2 7 は、本発明に係るデジタル放送受信装置の第 14 実施形態の構成を示すブロック回路図である。

図 2 8 は、カードモジュール試験結果が正常でないときに画面表示されるメッセージ例である。

発明を実施するための最良の形態

以下、図面を参照して本発明の実施の形態について詳細に説明する。

図 1 は、本発明に係る信号処理装置の実施形態を説明するブロック図である。同図において、信号処理装置 1 は、複数（以下、この数を N とする）のポートを有する第 1 の装置 3 と、第 1 の装置 3 に着脱可能に接続される N 以下の複数の第 2 の装置 5、7、9、…、11 を備えている。すなわち、第 2 の装置は、第 1 の装置の全ての

ポートに接続されてもよいし、空きポートがあってもよい。また第2の装置は、全て同一の機能を有するものではなく、所定のインタフェース条件を満足するものならば、各種異なる機能を有するものが接続される。

5 第1の装置3は、外部から処理対象の信号を入力する
入力端子17、信号を処理する処理回路21、23、処
理済みの信号を出力する出力端子19、第1の選択手段
であるセレクタ25、27、29、…、31、第2の選
10 択手段であるセレクタ33、複数のポート35、37、
39、…、41、各ポートに接続された第2の装置から
その属性を示す属性情報を読み出す属性読出部43、読
み出された属性情報に基づいて接続優先順位を判定する
接続順判定部45、接続優先順位の判定に基づいてセレ
クタ25、27、29、…、31、33を制御するセレ
15 クタ制御部47を備えている。

ここで、処理回路21及び23は、本発明に必須の構成要素ではなく、省略してバイパスしてもかまわない。

また、第1の装置3の各ポート35、37、39、…、
41は、説明を簡単化するために、それぞれ出力信号端
20 子35a、37a、39a、…、41aと、入力信号端
子35b、37b、39b、…、41bと、制御信号端
子35c、37c、39c、…、41cを備えているものとするが、ライン・ドライバ・レシーバ等の双方向素子を用いて入出力信号を多重化してもよいし、一部の制
25 御用信号と入出力信号とを多重化してもよい。

各ポートに対応して設けられたN個のセレクタ25、
27、29、…、31、は、それぞれ対応するポート以
外のポートからの[N-1]個の入力信号と第1の装置
3内部の処理回路21の出力信号とを入力して、セレク
5 タ制御部47からの制御信号に応じてそのうちの1つを
選択して対応するポートに出力するNウェイセレクタで
ある。

セレクタ33は、第1の装置3内部の処理回路21の
出力信号及びN個の各ポートの入力信号(=当該ポート
10 に接続された第2の装置の出力信号)を入力して、セレ
クタ制御部47からの制御信号に応じてそのうちの1つ
を選択して処理回路23へ出力する[N+1]ウェイ
セレクタである。

それぞれの第2の装置5、7、9、…、11は、それ
15 ぞれ処理回路51、71、91、…、111と、それぞ
れ属性情報記憶53、73、93、…、113を備えて
いる。

処理回路51、71、91、…、111は、信号処理
装置1の目的に応じて、アナログ信号処理回路、デジタ
20 ル信号処理回路の区別を問わず任意の信号処理回路を備
えることができる。

属性情報記憶53、73、93、…、113の形態は、
各種のROMや不揮発性のRAM、或いは制御信号端子
のクランプレベル等記憶形態を問わず、属性読出部43
25 が読出し、或いは検知できるものならば、識別すべき属

性情報に応じて任意の記憶形態を採ることができる。

次に、図 1 の信号処理装置の動作を説明する。

まず、第 1 の装置 3 の属性読出部 4 3 が、各ポート 3 5、3 7、3 9、…、4 1 に第 2 の装置が接続されているか否かを判定し、第 2 の装置が接続されている場合、
5 それぞれの属性情報を読み出すべく、第 2 の装置が接続されているポートに順次読出信号を送り、その属性情報を読み出す。

ここで、各ポート 3 5、3 7、3 9、…、4 1 に第 2
10 の装置が接続されているか否かを判定する専用の検出回路を設け、この検出回路からの検出信号を属性読出部 4 3 に送り、属性読出部 4 3 はこの検出信号に応じて第 2 の装置が接続されているポートに順次読出信号を送るようにしてもよい。

15 次いで、各ポートから読み出された属性情報に基づいて、接続順判定部 4 5 が各ポートに接続された第 2 の装置 5、7、9、…、1 1 の接続優先順位を判定し、この判定に基づいて、セレクト制御部 4 7 がセクタ 2 5、2 7、2 9、…、3 1、及び 3 3 の選択を制御する。

20 次に、この選択論理を説明する。セレクト制御部は、まず、デイジーチェーンの先頭に接続すべきである、最も優先順位が高い第 2 の装置が接続されているポート（これをポート A とする）に信号を出力するセクタが処理回路 2 1 の出力を選択するように制御する。

25 次いで、次に優先順位が高い第 2 の装置が接続されて

いるポート（これをポート B とする）に信号を出力するセレクトがポート A からの入力信号を選択するように制御する。

以下順次セレクトを制御し、最も優先順位の低い第 2
5 の装置が接続されているポート（これをポート Z とする）からの入力信号をセレクト 33 で選択し、処理回路 23 へ出力する。こうして優先順位に従ったデジチェーンが完成する。

これ以後、入力端子 17 に入力された信号は、まず処理回路 21 で処理され、複数の第 2 の装置（勿論接続が
10 一台のときでも）のデジチェーンで順次処理され、最後に処理回路 23 で処理されて出力端子 19 から出力される。

また、信号処理装置 1 が動作中に各ポートの接続変更
15 を許し、動的な接続順位変更を行うこともできる。

以上説明したように、本実施形態の信号処理装置によれば、種々の第 2 の装置を第 1 の装置の複数のポートに接続し、第 2 の装置のデジチェーンを構成する場合、
20 利用者が個々の第 2 の装置の属性に応じてそれらを接続すべき優先順位を予め考慮し、その優先順位に応じてそれらを各ポートに接続するというような複雑な作業を不要とし、第 1 の装置が自動的に各第 2 の装置の属性を調べて、最適な接続優先順位で接続することができる。

図 2 は、本発明に係るデジタル放送受信装置の第 1 の
25 実施形態を説明するブロック図である。図 2 の例では力

ードモジュールが2枚の場合を示しているが、これに限られることはなく、3枚以上の場合にも同様に拡張できる。

このデジタル放送受信装置は、受信装置本体1001
5 と2枚のカードモジュール1002、1003とで構成される。受信装置本体1001とカードモジュール1002、1003との間のインタフェース規格として、コモンインタフェース規格が採用されている。

受信装置本体1001は、衛星放送やケーブルテレビ
10 放送などの放送信号を入力する入力端子1004、所望のチャンネルの放送を受信するためのチューナ／復調回路1005、伝送誤りを訂正する誤り訂正回路1006、受信装置本体1001内部の信号とカードモジュールの出力信号とを切り換えるスイッチ1023、1024、
15 1025、時分割多重化された複数の番組のトランスポートパケット(TS)から、視聴するチャンネルの映像パケットと音声パケットとを分離するDEMUX回路1007、デジタル圧縮された映像及び音声信号をそれぞれデコードする映像音声デコード回路1008、映像及
20 び音声信号をそれぞれデジタル／アナログ変換して所定のレベルまで増幅する映像音声出力回路1009、対応するスロットのカードモジュールの有無を検出するカード検出回路1014、1015、カードモジュール1002、1003に対する制御を行うカード制御回路10
25 16、受信装置全体を制御する制御回路1010を備え

ている。

カードモジュール 1 0 0 2、1 0 0 3 は、それぞれ文字多重放送用処理回路、デスクランブラである信号処理回路 1 0 1 7、1 0 1 9、属性情報記憶部 1 0 2 1、1
5 0 2 2、制御回路 1 0 1 8、1 0 2 0 を備えている。

受信装置本体において、端子 1 0 0 4 には、周波数多重及び／又は時分割多重されたデジタル放送信号が入力される。チューナ／復調回路 1 0 0 5 は、端子 1 0 0 4 から入力された放送信号から所望の周波数の信号を選択
10 し、復調する。誤り訂正回路 1 0 0 6 は、信号中に付加されている誤り訂正符号を利用して、伝送上で生ずる放送信号の誤りを訂正する。一般に、この誤り訂正回路 1 0 0 6 の出力信号ストリームは、M P E G - S Y S T E M (I S O / I E C 1 3 8 1 8 - 1) 規格の形式であり、
15 複数の番組の信号が時分割多重されている。

この信号ストリームは、スイッチ 1 0 2 3、1 0 2 4、1 0 2 5 に入力される。また、スイッチ 1 0 2 3 にはカードモジュール 1 0 0 3 の出力が入力され、スイッチ 1 0 2 4 にはカードモジュール 1 0 0 2 の出力が入力され
20 る。さらにスイッチ 1 0 2 5 にはカードモジュール 1 0 0 2、1 0 0 3 の両方の出力が入力される。

そして、スイッチ 1 0 2 3 の出力がカードモジュール 1 0 0 2 に入力され、スイッチ 1 0 2 4 の出力がカードモジュール 1 0 0 3 に入力され、スイッチ 1 0 2 5 の出力は D E M U X 回路 1 0 0 7 に入力される。
25

各スイッチは、カード制御回路 1 0 1 6 により制御され、カードモジュールの挿脱により適切な接続になるように制御される。以下に動作について簡単に説明する。

まず、カードモジュールが全く挿入されていない場合は、スイッチ 1 0 2 5 が 1 側を選択するように制御され、誤り訂正回路 1 0 0 6 の出力が D E M U X 回路 1 0 0 7 に直接接続され、カードモジュールを通らない信号が映像音声デコード回路 1 0 0 8、映像音声出力回路 1 0 0 9 での処理後に端子 1 0 1 1 から T V に出力される。尚、D E M U X 回路 1 0 0 7 は、時分割多重された放送信号の中から必要な信号を選択する。映像音声デコード回路 1 0 0 8 は、デジタル圧縮符号化された映像音声信号をデコードする。映像音声出力回路 1 0 0 9 は、D / A 変換、方式変換等を行う。

次に、例えばカードモジュール 1 0 0 2 が挿入されたとする。するとカード検出回路 1 0 1 4 からカードが差し込まれたことをカード制御回路 1 0 1 6 に通知する。カード検出信号が発生し、カード制御回路 1 0 1 6 は差し込まれたカードの情報を得るため、カードモジュール 1 0 0 2 内の制御回路 1 0 1 8 と通信を行い、属性情報記憶部 1 0 2 1 から属性情報を読み出す。

カード制御回路 1 0 1 6 は、この情報からカードモジュールが文字多重放送用のカードであることを認知し、ストリーム信号を送受できるようにスイッチ 1 0 2 3 を 1 側に切り替え、さらにスイッチ 1 0 2 5 を 2 側に切り

替えて、カードモジュール 1 0 0 2 を経由した信号を D E M U X 回路 1 0 0 7 に入力するように制御が行う。この文字多重放送用のカードはストリーム中の必要な部分から情報を抽出し、例えば R S 2 3 2 C 等の通信路で外部 P C 等にデータを送り、必要のない部分については何も行わずに受信装置本体 1 0 0 1 にフィードバックする。

次に、この状態でカードモジュール 1 0 0 3 が挿入されたとすると、同様にカード検出回路 1 0 1 5 からのカード検知信号によりカード制御回路 1 0 1 6 はカードモジュール 1 0 0 3 内の制御回路 1 0 2 0 と通信を行い、属性情報記憶部 1 0 2 2 から属性情報を読み出す動作を行う。

カード制御回路 1 0 1 6 は、カードモジュール 1 0 0 3 がデスクランブルカードであることを認知し、カードモジュール 1 0 0 2 とカードモジュール 1 0 0 3 のデジタイゼーション接続に関する優先度を比較する。この場合、デスクランブルカードが上流に接続されないと文字多重放送用のカードでデータが抽出できないため、スイッチ 1 0 2 3 を 2 側に切り替え、スイッチ 1 0 2 4 を 1 側に切り替えるように制御を行い、スイッチ 1 0 2 5 は 2 側になっているのでそのままの状態にしておくように制御が行なわれる。

つまり、カードモジュール 1 0 0 2 の前段にカードモジュール 1 0 0 3 が接続される構成になり、誤り訂正回路 1 0 0 6 の出力は、先ずカードモジュール 1 0 0 3 に

- 30 -

入力され、そこでデスクランブル処理、すなわち暗号復号化処理が行われ、そしてカードモジュール 1 0 0 2 を経由して D E M U X 回路 1 0 0 7 に入力されることになる。

- 5 尚、各カードモジュールにおけるストリーム信号の信号処理においては、各カードモジュールは、ストリーム信号の必要な部分に対してのみ信号処理を行い、必要のない部分に対しては行わない。例えば、デスクランブルカードは、複数の番組が多重されているストリーム信号
- 10 の中から特定の番組のみ選択し、そのみをデスクランブルし、その他の番組の部分については何にもせずに受信装置に出力する。

このように、デスクランブルカード（この場合はカードモジュール 1 0 0 3）を文字多重放送用のカード（この場合はカードモジュール 1 0 0 2）の前段に配置することで文字多重放送用のカードでデスクランブル前の信号を処理することから生じる不具合は発生しない。

15

この例ではスロットが 2 つの例を示したが、3 つ以上でも同様にチェーン接続の依存関係を判定して、チェーン接続を切り替えることが可能であり、これはスロット

20

数や挿入されるカード数が多いほど効果は大きくなる。

次に、属性情報とカード制御回路 1 0 1 6 でのカード優先順位決定についてさらに説明を加える。

例えば、上述の D V B の規格の「コモン・インタフェース」規格は、P C M C I A (Personal Computer

25

Memory Card International Association) 規格を拡張したものであり、P C M C I A 規格に準拠したカードであれば接続できるようになっている。

このような P C M C I A 規格のカードはカード内に C
5 I S (Card Instruction Structure) というカード属性情報を持つことになっている。この C I S はカードの種類 (I / O カードやメモリカードもしくはデスクリンブルカード等) の記述や製造者、バージョン等細かな情報を記述できるようになっており、この C I S の一部
10 を利用して他のカードとの接続優先順位を記述する事が可能である。

図 3 から図 7 は C I S の例を示しており、これを使用して優先情報の設定について説明する。

この図 3 では、デバイスや製造者等のコンフィグレーションデータ等の通常の情報以外に、カード間で接続優先
15 先度を決めるための絶対的な優先順位である接続優先順位を付加している。例えばカード A、B、C の 3 枚のカードがあったとすると、それぞれに優先順位の高い順に若い番号が設定され、各カードの C I S 情報中の接続優
20 先順位情報に自己の優先順位が記述される。

また、図 4 に示すように、自己のカードの他のカードに対する相対優先順位をこの接続優先順位情報に記述してもよく、例えば、B のカードは C の前にする (B < C) という情報が B のカードには記述される。

25 さらに図 5 に示すように、これらの絶対優先順位と相

対優先順位との両方を組み合わせた形でこの接続優先順位情報を構成してもよい。

このようにカード間の優先順位を示す情報は絶対的な情報と相対的な情報のいずれかもしくは両方を用いて示すことができる。

このような情報をもったカードが挿入された時の制御フローを図 8 に示す。

通常状態において所定時間毎に、カードの挿脱を常に監視し、カードが挿入されたか否か（ステップ S 1 1）、及びカードが抜かれたか否かを（ステップ S 1 3）判定する。カードが挿入された場合（S 1 1 の判定で Y E S）は、C a r d - I N S を 1 にセットし（ステップ S 1 5）、カードコンフィグレーション（ステップ S 2 1）を行ってステップ S 1 1 に戻る。カードが抜かれた場合（S 1 3 の判定で Y E S）は、C a r d - I N S を 0 にリセットし（ステップ S 1 9）、カードコンフィグレーション（ステップ S 2 1）を行ってステップ S 1 1 に戻る。

カードコンフィグレーション（ステップ S 2 1）においては、まず C a r d - I N S を判別し（ステップ S 2 3）、1 ならば、C I S の読み込みを行い（ステップ S 2 5）、上述の接続優先順位情報から現在挿入されているカードの接続順を決定する（ステップ S 2 7）。そして、この結果により要求される順番になるようにスイッチの切り替えを行う（ステップ S 2 9）。

- 33 -

ステップ S 2 3 において、C a r d - I N S が 0 ならば、抜かれたカードスロットをバイパスするように、スイッチの切り替えを行う（ステップ S 3 1）。

また、カードが予め接続のための情報をもっていない場合も考えられ、これを図 6、図 7 に示す。図 6 において、接続優先順位決定用シリアル番号（以下、シリアル番号）はカード固有に設定される。図 7 は、このシリアル番号と接続の優先度を示すデータであり、放送局側から定期的に伝送されてもよく、電話回線等のメディアで提供されてもよい。このデータはカード制御回路 1 0 1 6 が参照可能な場所に保存される。

また、このように優先度を決める情報を受信装置側に持つ場合はシリアル番号等の新たな情報を設定せずに、通常のカード情報のみで接続優先順位を決定することも可能である。

さらに、制御フローも、ステップ S 2 7 の接続順判定処理で、上記保存してあるデータを参照する以外は全く同じ処理になる。

以上好ましい実施形態について、デジタル放送受信装置における C I S を利用した例を示したが、その他別の情報を設定して上述の制御を行ってもよく、インターフェイスは P C M C I A 準拠とは限らず、第 1 の装置に対して外部装置である第 2 の装置を複数接続して処理を行う信号処理装置において、本発明は有用である。

以上説明したように、本発明の実施形態によれば、

種々の第2の装置を第1の装置の複数のポートに接続し、
複数の第2のデイジーチェーンを構成する場合、個々の
第2の装置の属性を予め調べて、接続すべき優先順位を
考慮した上で各ポートに接続するような複雑な作業を不
5 要とし、第1の装置が自動的に各第2の装置の属性を調
べて、最適な接続優先順位で接続することができる。

また本発明の実施形態によれば、視聴者は、複数ある
カードスロットに複数のカードを挿すに際して、その挿
す順を考慮しなくてすむため、余計な混乱を招くことが
10 なく、ユーザインターフェイスの向上につながる。

図9は、本発明に係るデジタル放送受信装置の第2実
施形態の構成ブロック図である。図10は、図9のデジ
タル放送受信装置が受信するデジタル放送信号のストリ
ームの例を説明するデータ形式の模式図である。図11
15 は第2実施形態の動作を説明するフローチャートである。

図9において、デジタル放送受信装置は、第1の装置
である受信装置本体1001と、受信装置本体1001
と分離可能な第2の装置であるカードモジュール100
2、1003から構成され、受信装置本体1001を介
20 してカードモジュール1002、1003がデイジーチ
ェーン接続されている。図9の例ではカードモジュール
が2枚の場合を示しているが、1枚、または3枚以上で
も受信装置本体1001を介してデイジーチェーン接続
されることは第1実施形態と同様である。

25 受信装置本体1001は、チューナ／復調回路100

5、誤り訂正回路 1 0 0 6、スイッチ 1 0 4 1、1 0 4 2、1 0 4 3、1 0 4 4、1 0 4 5、同期信号検出回路 1 0 1、D E M U X 回路 1 0 0 7、映像音声デコード回路 1 0 0 8、オンスクリーン回路 1 0 2、映像音声出力
5 回路 1 0 0 9、制御回路 1 0 3 2、カード検出回路 1 0 1 4、1 0 1 5、を備えている。

カードモジュール 1 0 0 2、1 0 0 3 は、信号処理回路 1 0 3 3、1 0 3 4、制御回路 1 0 1 8、1 0 2 0 を備えている。ここで、この実施形態においては、2 枚の
10 カードモジュールが接続される場合を示しているが、視聴したい番組の数等に応じて 3 枚以上であってもよい。また、この実施形態においては、信号処理回路 1 0 3 3、1 0 3 4 はいずれもデスクランブラであるが、視聴したい番組等に応じて、異なる機能を有するカードモジュール
15 ルが複数せつぞくされてもよい。すなわち、第 1 実施形態のように、デスクランブルカードと文字多重放送用カードであってもよい。

受信装置本体において、端子 1 0 0 4 には、周波数多重及び／又は時分割多重されたデジタル放送信号が入力
20 される。チューナ／復調回路 1 0 0 5 は、端子 1 0 0 4 から入力された放送信号から所望の周波数の信号を選択し、復調する。誤り訂正回路 1 0 0 6 は、信号中に付加されている誤り訂正符号を利用して、伝送上で生ずる放送信号の誤りを訂正する。誤り訂正回路 1 0 0 6 について
25 ては、後で更に詳述する。一般に、この誤り訂正回路 1

006 の出力信号ストリームは、MPEG-SYSTEM (ISO/IEC 13818-1) 規格の形式であり、複数の番組の信号が時分割多重されている。

この信号ストリームは、スイッチ 1041 に入力される。また、スイッチ 1041 には端子 1031 からの信号も入力されており、スイッチ 1041 はこれらの入力信号を択一的に切り替えている。端子 1031 には、受信装置外部の VTR、DVD 等の信号発生装置からの信号が入力され得る。

図 9 に示すように、カードモジュール 1002、1003 が受信装置本体 1001 に接続されている場合には、カード検出回路 1014、1015 がそれぞれの接続を検出し、その検出結果を制御回路 1032 に伝える。制御回路 1032 は、原則的に、この検出結果に応じてスイッチ 1042、1043、1044、1045 を切り替える。すなわち、カードモジュール 1002、1003 が受信装置本体 1001 に接続されている場合には、制御回路 1032 は、スイッチ 1041 からの信号ストリームがカードモジュール 1002、1003 を経由して同期信号検出回路 101 に入力されるようにスイッチ 1042、1043、1044、1045 を切り替え制御する。逆に、いずれかのカードモジュールが抜かれた場合には、そのカードモジュールに対応するスロットへ信号ストリームが流れないように、制御回路 1032 はスイッチの制御を行う。

カードモジュール 1 0 0 2 , 1 0 0 3 の信号処理回路
1 0 3 3 , 1 0 3 4 における処理は、第 1 実施形態と同
様に、入力した信号ストリームの処理が必要な部分に対
してのみ処理を行い、処理が必要のない部分に対しては
5 何も行わない。例えば、図 9 に示す第 2 実施形態では、
デスクランブルカードが 2 枚接続されているが、それぞ
れ、複数の番組が多重されている信号ストリームから対
応した番組のみを選択してデスクランブル処理を行う。

D E M U X 回路 1 0 0 7 は、時分割多重された放送信
10 号の中から必要な信号を選択する。映像音声デコード回
路 1 0 0 8 は、デジタル圧縮符号化された映像音声信号
をデコードする。映像音声出力回路 1 0 0 9 は、D / A
変換、方式変換等を行う。これらの処理は、第 2 実施形
態と同様である。また、カードモジュール 1 0 0 2 , 1
15 0 0 3 内の制御回路 1 0 1 8 , 1 0 2 0 は、受信装置本
体内の制御回路 1 0 3 2 と通信を行いつつ、信号処理回
路 1 0 3 3 , 1 0 3 4 の制御を行う。

この実施形態の特徴は以下の点にある。すなわち、D
E M U X 回路 1 0 0 7 の前段に同期信号検出信号を出力
20 する同期信号検出回路 1 0 1 が設けられている。また、
映像音声デコード回路 1 0 0 8 が新たにエラー検出信号
1 0 4 を制御回路 1 0 3 2 に対して出力する。更に、映
像音声デコード回路 1 0 0 8 の後段に文字等の表示デー
タを多重するオンスクリーン回路 1 0 2 が設けられてい
25 る。制御回路 1 0 3 2 は、同期信号検出信号 1 0 3 及エ

ラー検出信号 1 0 4 に基づいて、各スイッチの切り替え制御を行うことにより、障害が発生したカードモジュールの切り離し制御を行い、更に、RESET 信号 1 0 5 を出力して障害が発生したカードモジュール以降の回路をリセットする。

図 1 0 の放送信号 2 0 1 は、本発明に係るデジタル放送受信装置が適用する一般的なデジタル放送信号のデータ形式を示したものである。同期信号 2 0 2、ペイロード（データ部）2 0 3、誤り訂正符号 2 0 4 で 1 つのパケット 2 0 1 a を形成し、2 0 1 a、2 0 1 b、2 0 1 c、…、のパケットの連続が放送信号 2 0 1 を形成している。

図 9 の誤り訂正回路 1 0 0 6 では、ペイロード 2 0 3 及び誤り訂正符号 2 0 4 に基づいて誤り訂正のための演算を行い、この演算結果によりペイロード 2 0 3 のデータの誤りを訂正し、後段に出力する。すなわち誤り訂正後の放送信号 2 0 1 の誤り訂正符号 2 0 4 は、その役割を終えて以後利用価値の無いもの（以下、これを無効部分と呼ぶ）となる。

図 1 0 のマスク信号 2 0 5 は、放送信号 2 0 1 の無効部分（H レベル）を示す信号であり、放送信号 2 0 1 とマスク信号 2 0 5 は、スイッチ 1 0 4 1、1 0 4 2、カードモジュール 1 0 0 2 内の信号処理回路（デスクランブラ）1 0 3 3、スイッチ 1 0 4 3、1 0 4 4、カードモジュール 1 0 0 3 内の信号処理回路（デスクランブ

ラ) 1 0 3 4、スイッチ 1 0 4 5 の経路で後段に伝搬される。

前述のように、スイッチ 1 0 4 3 は、カードモジュール 1 0 0 2 によりデスクランブル処理された放送信号と、
5 カードモジュール 1 0 0 2 をバイパスした放送信号とを選択的に切り換えるスイッチである。本実施形態では、制御回路 1 0 3 2 は、単にカード検出回路 1 0 1 4 が検出したカードの有無に基づいてスイッチ 1 0 4 3 を切り換えるのみではなく、同期信号検出回路 1 0 1 からの同期
10 同期信号検出信号 1 0 3 および映像音声デコード回路 1 0 0 8 からのデコードエラー検出信号 1 0 4 に基づいてスイッチ 1 0 4 3 を切り替える。すなわち、制御回路 1 0 3 2 は、同期信号検出信号 1 0 3 及びエラー検出信号に基づいてカードモジュール 1 0 0 2 に障害が発生したと
15 判定したとき、カードモジュール 1 0 0 2 の出力信号の代わりにこのカードモジュール 1 0 0 2 をバイパスする信号が入力されるようにスイッチ 1 0 4 3 を切り替える。

このスイッチ 1 0 4 3 の切換と連動してスイッチ 1 0 4 2 も切り換えられ、スイッチ 1 0 4 3 がカードモジュール 1 0 0 2 をバイパスした信号を選択するとき、スイッチ 1 0 4 2 がオフとなつて、カードモジュール 1 0 0 2 が接続されるスロットには放送信号を出力しないように制御される。

スイッチ 1 0 4 5 及びスイッチ 1 0 4 4 もカードモジュール 1 0 0 3 に対して上記と同様に制御される。
25

次に図 1 1 のフローチャートを参照して動作の説明を行う。デジタル放送受信装置の動作中、同期信号検出回路 1 0 1 は、放送信号 2 0 1 の同期信号を検出し（ステップ S 3 0 1）、同期信号の正常性の判定を行う（ステップ S 3 0 2）。同期信号が正常に検出されていれば、次いで、映像音声デコード回路 1 0 0 8 はデコード結果を評価し（ステップ S 3 0 3）、デコードエラーの有無を判定する（ステップ S 3 0 4）。

もし、ステップ S 3 0 2 で同期が正しいと判定され、ステップ S 3 0 4 でデコードエラーがないと判定されたならば、カードモジュールは正常と見なされ、処理は終了する。

ステップ S 3 0 2 で同期が異常、またはステップ S 3 0 4 でデコードエラーがあると判定された場合には、カードモジュールは異常と見なされ、ステップ S 3 0 5 において、スイッチ 1 0 4 3 またはスイッチ 1 0 4 5 は、信号ストリームがカードモジュールをバイパスする方に切り換えられ、スイッチ 1 0 4 2 またはスイッチ 1 0 4 4 は、オープンの方へ切り換えられ、結果的にカードモジュールは受信装置本体から切り離される。

次にステップ S 3 0 6 において、オンスクリーン回路 1 0 2 によって、図 1 4 に示すようなカードモジュールの障害を通知するメッセージが画面に表示される。ここでこの実施形態ではオンスクリーン回路を用いた例を説明したが、受信装置本体のパネル面等に設けた L E D、

蛍光表示管、液晶表示装置等の表示装置を利用しても良い。さらにステップ S 3 0 7 では、制御回路 1 0 1 7 が R E S E T 信号 1 0 5 を出力し、カードモジュール以降の後段回路のリセットを行う。

- 5 次に、図 9 及び図 1 2 を参照して、第 3 実施形態を説明する。本実施形態においては、カードモジュールで処理した放送信号と、このカードモジュールをバイパスした信号とを切り換えるスイッチを順次切り換えて、1 枚ずつのカードモジュールを受信装置本体に接続し、それ
10 ぞれのカードモジュールを接続した状態で同期信号検出及びデコードエラー検出を行うという診断機能を実現し、この診断結果に基づいて障害発生したカードモジュールのみを切り離す再構成をおこなうものである。

- まず、ステップ S 4 0 1 で変数 N を 1 に初期化する。
- 15 変数 N はカードモジュールのスロットを示す変数であり、カードモジュールのスロットは 1 からスロット数まで番号が付けられている。ステップ S 4 0 2 では、カード検出回路 1 0 1 4 または 1 0 1 5 により、カードモジュールが受信装置本体に差し込まれているかの検出を行い、
20 差し込まれていない場合にはカードモジュールの正常性判定の処理（ステップ S 4 0 3 ～ S 4 0 7）をスキップする。

- スロットにカードモジュールが差し込まれている場合には、カードモジュールの正常性判定の処理を行う。ス
25 テップ S 4 0 3 でカードモジュールスロット N に対応す

るスイッチを接続、その他のスイッチは未接続状態に設定する。例えば、カードモジュール 1 0 0 2 が差し込まれた構成において、このカードモジュール 1 0 0 2 を判定する場合には、スイッチ 1 0 4 2 は接続側、スイッチ
5 1 0 4 3 はカードモジュール出力側、スイッチ 1 0 4 4 はオープン側、スイッチ 1 0 4 5 はカードモジュールをバイパスする側にセットし、判定対象のカードモジュール 1 0 0 2 のみが受信装置本体 1 0 0 1 に接続されるようにして判定を行うようにする。

10 ステップ S 4 0 4 以下から、1つのカードモジュールについて、図 1 1 の判定処理（S 3 0 1 ～ S 3 0 4）と同様に処理を行い、正常と判定された場合には、ステップ S 4 0 8 で結果フラグ R（N）を 0 に、異常と判定された場合にステップ S 4 0 9 で R（N）を 1 にセットす
15 る。ここで、R は、それぞれ 1 ビットの値を設定可能なスロット数と同数の要素からなる配列であり、R（N）は配列 R の N 番目の要素の値、即ち N 番目のスロットのカードモジュールの状態を示すフラグである。

次いで、ステップ S 4 1 0、ステップ S 4 1 1 により、
20 次のカードモジュールを判定するために N を 1 加算し、もし N がカードモジュールスロット数を越えたならば、一連の判定処理を終了し、N がカードモジュールスロット数以下であれば、次のカードモジュールについて同様に判定を行う。最終的に R（N）の値から異常と判定さ
25 れたカードモジュールスロットについて、図 1 1 と同様

にステップ S 4 1 2 からステップ S 4 1 4 の処理を行う。

次に図 1 3 を参照して、第 4 実施形態を説明する。図 9 に示した第 2 実施形態との相違は、それぞれのカードモジュール出力信号に対応した同期信号検出回路を設けたことである。

すなわち、受信装置本体 1 0 0 1 内のそれぞれのカードモジュールの放送信号出力を受ける部分に、同期信号検出回路 1 0 1 を具備している。図 1 3 の例ではスイッチ 1 0 4 3 及びスイッチ 1 0 4 5 の入力部に同期信号検出回路 1 0 1 を配置しているが、スイッチ 1 0 4 3 及びスイッチ 1 0 4 5 の出力部に配置しても良い。そして、それぞれのカードモジュールについて正常性の判定処理と、異常が検出されたカードモジュールの切り離し処理をスイッチを制御して行うのは、第 2 及び第 3 実施形態と同様である。

以上で説明した実施形態によれば、1 つ以上の着脱可能なカードモジュールがデジタル放送受信装置本体を介してデジチェーン接続されるデジタル受信装置において、カードモジュールからの放送信号出力に対して同期信号検出、又はデコードエラー検出を行いカードモジュールの故障を判定し、故障判定されたカードモジュールをバイパスするようにスイッチで信号を切り換え故障カードモジュールをシステムから切り離すことにより、また故障カードモジュールの後段のカードモジュールや回路をリセットすることにより、故障カードを除いた機

能を継続することができる耐故障性に優れた放送受信装置を提供することができる。

またカードモジュールが故障しても残りの受信システム全体に大きな影響を及ぼすことを防ぐことができる。

- 5 さらに故障検出内容を表示することにより、ユーザが故障内容を知ることができ、故障事故に対してすみやかに対処することができる。

図 1 5 は、本発明に係るデジタル放送受信装置の第 5 実施形態の構成を説明するブロック回路図である。

- 10 本実施形態が第 2 実施形態と異なる点は、誤り訂正回路 1 0 0 6 の後段に、放送信号に試験信号を多重化する試験信号多重回路 1 0 6 を設け、D E M U X 回路 1 0 0 7 の前段に、同期信号検出回路 1 0 1 の代わりに、放送信号に多重化された試験信号を検出する試験信号検出回路 1 0 7 を設けた点にある。

- 試験信号多重回路 1 0 6 は、誤り訂正回路 1 0 0 6 で伝送誤りが訂正された後の放送信号に、試験信号を多重化する。この試験信号は、試験信号多重化回路 1 0 6 の内部に備えた図示しない試験信号記憶部から読み出して
20 もよいし、制御回路 1 0 3 2 からの制御に基づいて試験信号多重回路 1 0 6 内部で発生させても良い。また制御回路 1 0 3 2 内部に設けた図示しない記憶部から読み出して試験信号多重回路 1 0 6 に供給してもよい。また試験信号としては、特定の定数または乱数等がある。

- 25 図 1 6 は、試験信号の多重化の様子を説明する図であ

る。

図 1 6 の放送信号 2 0 1 は、一般的な放送信号のデータ形式を示したものである。同期信号 (S Y N C) 2 0 2、ペイロード 2 0 3、誤り訂正符号 (E C C) 2 0 4
5 で 1 つのパケットを形成し、パケットの連続が放送信号 2 0 1 を形成している。

図 1 5 の誤り訂正回路 1 0 0 6 では、ペイロード 2 0 3 と誤り訂正符号 2 0 4 に基づいて誤り訂正演算を行い、伝送データの誤りを訂正し、後段に出力する。すなわち
10 誤り訂正後の放送信号 2 0 1 の誤り訂正符号 2 0 4 の無効部分となる。

図 1 6 のマスク信号 2 0 5 は、放送信号 2 0 1 の無効部分 (H レベル) を示す信号である。放送信号 2 0 1 に対して、試験信号多重回路 1 0 6 によって、図 1 6 に示
15 す放送信号 2 0 6 のように試験信号が多重される。図 1 6 の例では無効部分に試験信号 2 0 7 が多重された例を示している。

また多重される試験信号としては、特定の定数、乱数等がある。試験信号 2 0 7 が多重された放送信号 2 0 1
20 とマスク信号 2 0 5 は、スイッチ 1 0 4 1, 1 0 4 2、カードモジュール 1 0 0 2 内の信号処理回路 (デスクランブラ) 1 0 3 3、スイッチ 1 0 4 3, 1 0 4 4、カードモジュール 1 0 0 3 内の信号処理回路 (デスクランブラ) 1 0 3 4、スイッチ 1 0 4 5 の経路で後段に伝搬さ
25 れる。

スイッチ 1 0 4 5 の出力は、試験信号検出回路 1 0 7 の入力に接続されており、試験信号検出回路 1 0 7 は、放送信号から試験信号の部分を検出して検出信号 1 0 8 を制御回路 1 0 3 2 へ送るとともに、試験信号以外の通常の放送信号の部分を後段の D E M U X 回路 1 0 0 7 へ送る。通常の放送信号の部分については、D E M U X 回路 1 0 0 7 以降で通常の処理が行われる。

試験信号検出回路 1 0 7 は、カードモジュールの最終段から送られた放送信号に多重化された試験信号が正しい試験信号であるか否かを判定することによりカードモジュールの正常性を判定する回路であり、例えば、内蔵する記憶部から読み出したり内部で作成した試験信号とスイッチ 1 0 4 5 から送られた試験信号とを比較し、カードモジュール 1 0 0 2 、 1 0 0 3 の正常性の判定を行い、制御回路 1 0 3 2 に検出信号 1 0 8 で検出結果を伝える。

検出信号 1 0 8 を受けた制御回路 1 0 3 2 は、正常でないと判定されたカードモジュールを受信装置本体 1 0 0 1 から切り離したり、正常でないと判定されたカードモジュールの後段のカードモジュール及び／または受信装置本体 1 0 0 1 のカードモジュールより後段の回路部を R E S E T 信号 1 0 5 によりリセットする。

また制御回路 1 0 3 2 は、オンスクリーン回路 1 0 2 に試験結果を通知し、オンスクリーン回路 1 0 2 は、第 2 実施形態と同様に図 1 4 に示すような正常性試験結果

の内容を表示するメッセージを編集し、映像信号に重畳しTV画面に表示する。

尚、本実施形態においては、第2実施形態のような映像音声デコード回路1008からのエラー検出信号104は必要としない。

次に、図17のフローチャートを参照して第5実施形態の動作説明を行う。ステップS501において、試験信号多重回路106は、試験信号を放送信号201に多重する。ステップS502では放送信号206から試験信号を検出し、ステップS503で判定する。検出された試験信号が正常であればカードモジュールは正常と見なされ、処理を終了する。もし、ステップS503で試験信号が検出できない、または正しい試験信号と判定できない場合には、カードモジュールは異常と見なされ、ステップS504において、スイッチ1041またはスイッチ1043についてカードモジュールをバイパスする方に切り換え、スイッチ1042またはスイッチ1044については、オープンの方へ切り換える。

結果的にカードモジュールは受信装置本体1001から切り離される。次にステップS505において、オンスクリーン回路102によって、図14に示すようなメッセージを画面に表示する。ここで実施形態ではオンスクリーン回路を用いた例を説明したが、図示しない受信装置本体パネル面等に設けたLED等のランプ表示でも良い。さらにステップS507では、制御回路1032

は R E S E T 信号 1 0 5 を出力し、D E M U X 回路 1 0 0 7、映像音声デコード回路 1 0 0 8 等の後段回路、またはカードモジュールのリセットを行う。

次に、図 1 5 のブロック図および図 1 8 のフローチャートを参照して、第 6 実施形態を説明する。

まず、ステップ S 6 0 1 で変数 N を 1 に初期化する。変数 N はカードモジュールのスロットを示す変数であり、カードモジュールのスロットは 1 からスロット数まで番号が付けられている。ステップ S 6 0 2 では、カード検出回路 1 0 1 4 または 1 0 1 5 により、カードモジュールが受信装置本体に差し込まれているかの検出を行い、差し込まれていない場合には判定の処理をスキップする。

差し込まれている場合には判定の処理を行う。ステップ S 6 0 3 でカードモジュールスロット N に対応するスイッチを接続、その他のスイッチは未接続状態に設定する。例えば、カードモジュール 1 0 0 2 が差し込まれ、判定する場合には、スイッチ 1 0 4 2 は接続側、スイッチ 1 0 4 3 はカードモジュール出力側、スイッチ 1 0 4 4 はオープン側、スイッチ 1 0 4 5 はカードモジュールをバイパスする側にセットし、カードモジュール 1 0 0 2 のみについて判定を行うようにする。ステップ S 6 0 4 以下から、1 つのカードモジュールについて、図 1 7 の判定処理 (S 5 0 1 ~ S 5 0 3) と同様に処理を行い、正常と判定された場合には、ステップ S 6 0 7 で結果フラグ R (N) を 0 に、異常と判定された場合にはステッ

プ S 6 0 8 で R (N) を 1 にセ ッ ト す る。

次にステップ S 6 0 9、ステップ S 6 1 0 により、次のカードモジュールを判定するために N を 1 加算し、もし N がカードモジュールスロット数を越えたならば、一
5 連の判定処理を終了し、N がカードモジュールスロット数以下であれば、次のカードモジュールについて同様に判定を行う。

最終的に R (N) の値から異常と判定されたカードモジュールスロットについて、図 1 7 と同様に、当該カード
10 ドモジュールスロットへ放送信号を出力するスイッチ、及び当該カードモジュールスロットをバイパスするスイッチを操作して当該カードモジュールを受信装置本体から切り離し（ステップ S 6 1 2）、異常判定内容をオン
スクリーン回路 1 0 2 を使用して T V 画面に表示させ
15 （ステップ S 6 1 3）、異常と判定されたカードモジュールの後段回路のリセット（ステップ S 6 1 4）の処理を行う。

図 1 9 は、本発明に係るデジタル放送受信装置の第 7 実施形態の構成を説明するブロック図である。

20 図 1 9 において、受信装置本体 1 0 0 1 内のそれぞれのカードモジュールへの出力部に試験信号多重回路 1 0 6 を、カードモジュールからの入力部に、試験信号検出回路 1 0 7 を設ける。図の例ではスイッチ 1 0 4 3 及び
スイッチ 1 0 4 5 の入力部に試験信号検出回路 1 0 7 を
25 配置しているが、スイッチ 1 0 4 3 及びスイッチ 1 0 4

5 の出力部に配置しても良い。それぞれのカードモジュールについて、第 5 実施形態と同様に判定処理とスイッチの制御処理を行う。

5 以上で説明した実施形態によれば、放送信号に試験信号を多重してカードモジュールの故障を判定し、故障判定されたカードモジュールを受信装置本体から切り離すことにより、故障の影響を当該カードモジュールの機能に限定し、受信システム全体に影響を及ぼすことを防止することができる。

10 さらに故障検出内容を表示することにより、ユーザが故障内容を知ることができ、故障事故に対してすみやかに対処することができる。

図 20 は、本発明に係るデジタル放送受信装置の第 8 実施形態の構成を説明するブロック回路図である。

15 本実施形態が第 5 実施形態と異なる点は、受信装置本体 1001 において、試験信号検出回路 107 により検出された試験信号が正常か否かを判定して判定信号 110 を出力する判定回路 109 が設けられていることと、カードモジュール 1002、1003 のそれぞれにおいて、
20 て、放送信号に多重された試験信号に所定の処理を施す試験信号処理回路 121、122 が設けられている点である。

試験信号多重回路 106 は、誤り訂正回路 1006 で伝送誤りが訂正された後の放送信号に、試験信号を多重
25 化する。この試験信号は、試験信号多重化回路 106 の

内部に備えた図示しない試験信号記憶部から読み出してもよいし、制御回路 1 0 3 2 からの制御に基づいて試験信号多重回路 1 0 6 内部で発生させても良い。また制御回路 1 0 3 2 内部に設けた図示しない記憶部から読み出して試験信号多重回路 1 0 6 に供給してもよい。また試験信号としては、特定の定数または乱数等がある。

図 2 1 は、試験信号の多重の様子を説明する図である。

図 2 1 の放送信号 2 0 1 は、一般的な放送信号のデータ形式を示したものである。同期信号 (S Y N C) 2 0 2 、ペイロード 2 0 3 、誤り訂正符号 (E C C) 2 0 4 で 1 つのパケットを形成し、パケットの連続が放送信号 2 0 1 を形成している。

図 2 0 の誤り訂正回路 1 0 0 6 では、ペイロード 2 0 3 と誤り訂正符号 2 0 4 に基づいて誤り訂正演算を行い、伝送データの誤りを訂正し、後段に出力する。すなわち誤り訂正後の信号の誤り訂正符号 2 0 4 の部分は無効となる。

図 2 1 のマスク信号 2 0 5 は、放送信号 2 0 1 の無効部分 (H レベル) を示す信号である。放送信号 2 0 1 に対して、試験信号多重回路 1 0 6 によって、図 2 1 に示す放送信号 2 0 6 のように試験信号が多重される。図 2 1 の例では無効部分に試験信号 2 0 7 、 2 0 8 が多重された例を示している。

試験信号 2 0 7 、 2 0 8 が多重された放送信号 2 0 6 とマスク信号 2 0 5 は、第 5 実施形態と同様に、スイッ

- 52 -

チ 1 0 4 1 , 1 0 4 2 , 1 0 4 3 , 1 0 4 4 を介してカードモジュール 1 0 0 2 , 1 0 0 3 に順次送られる。しかしながら、第 5 実施形態と異なり、カードモジュール 1 0 0 2 , 1 0 0 3 内のそれぞれの試験信号処理回路
5 1 2 1 , 1 2 2 は、放送信号 2 0 6 に埋め込まれた試験信号 2 0 7 , 2 0 8 に対して所定の処理を行う。

スイッチ 1 0 4 5 の出力は、試験信号検出回路 1 0 7 の入力に接続されており、試験信号検出回路 1 0 7 は、放送信号から試験信号の部分を抽出して、それを判定回路 1 0 9 へ送るとともに、試験信号以外の通常の放送信号の部分を後段の D E M U X 回路 1 0 0 7 へ送る。通常の放送信号の部分については、D E M U X 回路 1 0 0
10 7 以降で通常の処理が行われる。

判定回路 1 0 9 は、試験信号検出回路 1 0 7 から送られた試験信号が正しい信号であるか否かを判定することによりカードモジュールの正常性を判定する回路である。判定回路 1 0 9 は、検出された試験信号に対して、カードモジュール 1 0 0 2 , 1 0 0 3 内の試験信号処理回路 1 2 1 , 1 2 2 における処理に対応した処理を行った後、
20 その処理後の試験信号と、例えば、内蔵する記憶部から読み出したり内部で作成した正解値、または制御回路 1 0 3 2 から与えられる正解値とを比較し、カードモジュール 1 0 0 2 , 1 0 0 3 の正常性の判定を行い、制御回路 1 0 3 2 に判定信号 1 1 0 で判定結果を伝える。

25 判定信号 1 1 0 を受けた制御回路 1 0 3 2 は、正常で

ないと判定されたカードモジュールを受信装置本体 1 0 0 1 から切り離したり、正常でないと判定されたカードモジュールの後段のカードモジュール及び／または受信装置本体 1 0 0 1 のカードモジュールより後段の回路部
5 を R E S E T 信号 1 0 5 によりリセットする。

また制御回路 1 0 3 2 は、オンスクリーン回路 1 0 2 に試験結果を通知し、オンスクリーン回路 1 0 2 は、図 2 8 に示すような正常性試験結果の内容を表示するメッセージを編集し、映像信号に重畳し T V 画面に表示する。

10 尚、カードモジュール 1 0 0 2 では、試験信号処理回路 1 2 1 と信号処理回路 1 0 3 3 がこの順序に直列に配置されているが、これらを逆順に配置してもよいし、試験信号処理回路 1 2 1 と信号処理回路 1 0 3 3 とを並列に配置し、それぞれの出力を多重化するスイッチをこれらの回路の後段に配置して、このスイッチの出力を受信装置本体へ戻すようにしてもよい。同様のことがカードモジュール 1 0 0 3 についても言える。

また、カードモジュール 1 0 0 2 、 1 0 0 3 の内部に設ける試験信号処理回路 1 2 1 、 1 2 2 の構成としては、
20 放送信号に多重された試験信号に所定の処理を施して処理後の試験信号として出力できる論理回路なら特に限定はないが、比較的ハードウェア量が少なく且つ正規のカードモジュールに入出力される試験信号から容易に内部論理が推定されないものが好ましく、例えば帰還回路を
25 有するシフトレジスタが利用できる。

次に、図 2 1 乃至図 2 3 を用いて第 9 実施形態を説明する。図 2 2 は、本発明に係るデジタル放送受信装置の第 9 実施形態の構成を説明するブロック回路図である。図 2 3 は、第 9 実施形態の動作を説明するフローチャートである。

本実施形態が第 5 実施形態と異なる点は、受信装置本体 1 0 0 1 において、判定回路 1 0 9 の代わりに、試験信号検出回路 1 0 7 により検出された試験信号を復号化してその試験信号が正常か否かを判定して判定信号 1 2 4 を出力する試験信号復号化回路 1 2 3 が設けられていることと、カードモジュール 1 0 0 2、1 0 0 3 のそれぞれにおいて、試験信号処理回路 1 2 1、1 2 2 の代わりに、放送信号に多重された試験信号を符号化する試験信号符号化回路 1 2 5、1 2 6 が設けられている点である。

試験信号 2 0 7、2 0 8 が多重された放送信号 2 0 6 とマスク信号 2 0 5 は、第 8 実施形態と同様に、スイッチ 1 0 4 1、1 0 4 2、1 0 4 3、1 0 4 4 を介してカードモジュール 1 0 0 2、1 0 0 3 に順次送られる。しかしながら、第 8 実施形態と異なり、カードモジュール 1 0 0 2、1 0 0 3 内のそれぞれの試験信号符号化回路 1 2 5、1 2 6 は、放送信号 2 0 6 に埋め込まれた試験信号 2 0 7、2 0 8 に対して所定の関数 F により符号化処理を行う。この所定の関数 F は任意に定めることができるが、試験信号復号化回路 1 2 3 における復号化のた

めの逆関数 F^{-1} が存在する関数でなければならない。

スイッチ 1 0 4 5 の出力は、試験信号検出回路 1 0 7 の入力に接続されており、試験信号検出回路 1 0 7 は、放送信号から試験信号の部分を抽出して、それを試験信号復号化回路 1 2 3 へ送るとともに、試験信号以外の通常の放送信号の部分を後段の D E M U X 回路 1 0 0 7 へ送る。通常の放送信号の部分については、D E M U X 回路 1 0 0 7 以降で通常の処理が行われる。

試験信号復号化回路 1 2 3 は、試験信号検出回路 1 0 7 から送られた試験信号が正しい信号であるか否かを判定することによりカードモジュールの正常性を判定する回路である。試験信号復号化回路 1 2 3 は、検出された試験信号に対して、カードモジュール 1 0 0 2 , 1 0 0 3 内の試験信号符号化回路 1 2 5 , 1 2 6 における関数 F の逆関数 F^{-1} による処理を行った後、その処理後の試験信号と、例えば、内蔵する記憶部から読み出したり内部で作成した正解値、または制御回路 1 0 3 2 から与えられる正解値とを比較し、カードモジュール 1 0 0 2 , 1 0 0 3 の正常性の判定を行い、制御回路 1 0 3 2 に判定信号 1 2 4 で判定結果を伝える。

判定信号 1 2 4 を受けた制御回路 1 0 3 2 は、正常でないと判定されたカードモジュールを受信装置本体 1 0 0 1 から切り離したり、正常でないと判定されたカードモジュールの後段のカードモジュール及び／または受信装置本体 1 0 0 1 のカードモジュールより後段の回路部

- 56 -

を R E S E T 信号 1 0 5 によりリセットする。

また制御回路 1 0 3 2 は、オンスクリーン回路 1 0 2 に試験結果を通知し、オンスクリーン回路 1 0 2 は、第 8 実施形態と同様に図 2 8 に示すような正常性試験結果
5 の内容を表示するメッセージを編集し、映像信号に重畳し T V 画面に表示する。

次に、図 2 3 のフローチャートを参照して第 9 実施形態の受信装置本体側の動作説明を行う。

まず、受信装置本体 1 0 0 1 において、試験信号多重
10 回路 1 0 6 は試験信号を放送信号 2 0 1 に多重しカードモジュールへ出力する（ステップ S 7 0 1）。次いで、試験信号検出回路 1 0 7 は、カードモジュールから受信装置本体 1 0 0 1 へ戻された放送信号 2 0 6 から試験信号を検出し（ステップ S 7 0 2）、試験信号復号化回路
15 1 2 3 は、試験信号を復号化し、試験信号が正解かどうかを判定する（ステップ S 7 0 3）。検出された試験信号が正解であればカードモジュールは正常と見なされ、処理を終了する。

もし、ステップ S 7 0 2 で試験信号が検出できない、
20 または試験信号が正解と判定できない場合には、カードモジュールは異常と見なされ、ステップ S 7 0 4 によって、スイッチ 1 0 4 1 またはスイッチ 1 0 4 3 についてカードモジュールをバイパスする方に切り換え、スイッチ 1 0 4 2 またはスイッチ 1 0 4 4 については、オープ
25 ンの方へ切り換える。

これらのスイッチ切換により、異常と見なされたカードモジュールは結果的に受信装置本体 1 0 0 1 から切り離される。次にステップ S 7 0 5 において、オンスクリーン回路 1 0 2 によって、図 2 8 に示すような、カードモジュールの異常を検出した旨のメッセージを画面に表示する。ここで実施形態ではオンスクリーン回路を用いた例を説明したが、受信装置本体 1 0 0 1 の図示しない前面パネル等に設けた L E D 等のランプ表示でも良い。さらにステップ S 7 0 7 では、制御回路 1 0 3 2 は R E S E T 信号 1 0 5 を出力し、D E M U X 回路 1 0 0 7 、映像音声デコード回路 1 0 0 8 等の後段回路、またはカードモジュールのリセットを行う。

図 2 4 は、本発明に係るデジタル放送受信装置の第 1 0 実施形態の構成を示すブロック回路図である。

本実施形態が第 9 実施形態と異なる点は、以下の如くである。第 9 実施形態においては、受信装置本体において放送信号に多重された試験信号をカードモジュールにおいて一旦符号化し、再びカードモジュールから受信装置本体に戻された信号に対し、受信装置本体の試験信号検出回路が試験信号を検出し、復号化回路が検出された試験信号を復号化してその結果を判定していた。

それに対して、本実施形態においては、受信装置本体 1 0 0 1 側に試験信号符号化回路 4 0 1 を設け、その試験信号符号化回路 4 0 1 により符号化された試験信号を試験信号多重回路 1 0 6 により放送信号に多重している。

そして、受信装置本体 1 0 0 1 は、その符号化された試験信号が多重された放送信号をカードモジュール 1 0 0 2, 1 0 0 3 に対して出力する。カードモジュール 1 0 0 2, 1 0 0 3 は、それぞれ試験信号復号化回路 4 0 2, 4 0 3 を備えており、送られてきた放送信号に多重された符号化された試験信号を復号化する。復号化された試験信号は放送信号と共に受信装置本体 1 0 0 1 に戻され、試験信号検出回路 1 0 0 7 がその試験信号を検出し、判定を行う。

10 要するに、本実施形態と第 9 実施形態との差異は、第 9 実施形態においては、カードモジュールが試験信号を符号化し、受信装置本体が符号化された試験信号を復号化しているのに対し、本実施形態においては、受信装置本体が試験信号を符号化し、カードモジュールが符号化された試験信号を復号化していることにある。

次に図 2 2、図 2 4、図 2 5 を用いて、第 1 1 及び第 1 2 実施形態を説明する。

第 1 1 実施形態においては、デジタル放送受信装置の構成は、図 2 2 に示した第 9 実施形態の構成とほぼ同様であるが、カードモジュールスロット数を N とし、制御回路 1 0 3 2 によるカードモジュールの順次接続制御および正常でないと判定されたカードモジュールに対する受信装置本体からの切離制御が第 9 実施形態と異なる。

第 1 2 実施形態においては、デジタル放送受信装置の構成は、図 2 4 に示した第 1 0 実施形態の構成とほぼ同

様であるが、カードモジュールスロット数をNとし、制御回路1032によるカードモジュールの順次接続制御および正常でないと判定されたカードモジュールに対する受信装置本体からの切離制御が第10実施形態と異なる。
5

次に図25を参照して、第11及び第12実施形態共通の受信装置本体の制御フローを説明する。

まず、ステップS801で変数Nを1に初期化する。
変数Nはカードモジュールのスロットを示す変数であり、
10 カードモジュールのスロットは1から最大スロット数
(例えば8)まで番号が付けられている。ステップS802では、個々のカードモジュールスロットに対応したカード検出回路1014、1015、・・・により、カードモジュールが受信装置本体に差し込まれているか否
15 かの検出を行い、差し込まれていない場合には、試験信号による正常性の判定処理をスキップする。

差し込まれている場合には、試験信号による正常性の判定処理を行う。ステップS803でカードモジュールスロットNに対応するスイッチを接続、その他のスイッチは未接続状態に設定する。例えば、カードモジュール
20 1002が差し込まれ、このカードモジュールの正常性を判定する場合には、スイッチ1042は接続側、スイッチ1043はカードモジュール出力側、スイッチ1044はオープン側、スイッチ1045はカードモジュール
25 ルをバイパスする側にセットし、その他のカードモジュ

- 60 -

ールをバイパスした信号とその他のカードモジュールの出力信号とを切り換えるスイッチはバイパス信号側を選択し、試験信号が単一のカードモジュール 1 0 0 2 のみを通過するように接続し、単一のカードモジュール 1 0
5 0 2 のみについて正常性の試験判定を行うようにする。

ステップ S 8 0 4 以下から、1つのカードモジュールについて、図 2 3 の正常性判定処理 (S 7 0 1 ~ S 7 0 3) と同様に処理を行うが、第 1 1 実施形態においては、カードモジュールが試験信号を符号化し、受信装置本
10 体が符号化された試験信号を復号化しているのに対し、第 1 2 実施形態においては、受信装置本体が試験信号を符号化し、カードモジュールが符号化された試験信号を復号化する。

いずれの実施形態においても、試験対象のカードモジュールが正常と判定された場合には、ステップ S 8 0 7
15 で結果フラグ R (N) を 0 に、異常と判定された場合には、ステップ S 8 0 8 で R (N) を 1 にセットする。

次にステップ S 8 0 9、ステップ S 8 1 0 により、次のカードモジュールを判定するために N を 1 加算し、もし N がカードモジュールスロット数を越えたならば、一連の判定処理を終了し、N がカードモジュールスロット数以下であれば、次のカードモジュールについて同様に判定を行う。

最終的に R (N) の値から異常と判定されたカードモジュールスロットについて、図 2 3 と同様に、当該カー
25

- 61 -

ドモジュールスロットへ放送信号を出力するスイッチ、及び当該カードモジュールスロットをバイパスするスイッチを操作して当該カードモジュールを受信装置本体から切り離し（ステップ S 8 1 2）、異常判定内容をオン
5 スクリーン回路 1 0 2 を使用して T V 画面に表示させ（ステップ S 8 1 3）、異常と判定されたカードモジュールの後段回路のリセット（ステップ S 8 1 4）の処理を行う。

次に図 2 6 を参照して、第 1 3 実施形態を説明する。

10 第 1 3 実施形態では、受信装置本体内の複数のカードモジュールのそれぞれの入力部で放送信号に試験信号を多重する複数の試験信号多重回路 1 0 6 と、複数のカードモジュールそれぞれの出力部に試験信号を検出し復号化する複数の試験信号検出回路 1 0 7 及び複数の試験信
15 号復号化回路 1 2 3 を備えている点が第 9 実施形態と異なる。

すなわち、図 2 6 に示すように、本実施形態では、受信装置本体 1 0 0 1 内のそれぞれのカードモジュールへの出力部に試験信号多重回路 1 0 6 を、カードモジュール
20 ルからの入力部に、試験信号検出回路 1 0 7、試験信号復号回路 1 2 3 を設ける。図 2 6 の例ではスイッチ 1 0 4 3 及びスイッチ 1 0 4 5 の入力部に試験信号検出回路 1 0 7 を配置しているが、スイッチ 1 0 4 3 及びスイッチ 1 0 4 5 の出力部に配置しても良い。それぞれのカード
25 ドモジュール 1 0 0 2、1 0 0 3 について、第 9 実施形

態と同様に判定処理とスイッチの制御処理を行う。

次に図 27 を参照して、第 14 実施形態を説明する。

第 14 実施形態では、複数のカードモジュールのそれぞれに対応して試験信号を符号化する複数の試験信号符号化回路 401 と、複数の試験信号符号化回路 401 で符号化された試験信号を放送信号に多重する複数の試験信号多重回路 106 と、複数のカードモジュールそれぞれの出力部に試験信号を検出する複数の試験信号検出回路 107 とを備えている点が第 10 実施形態と異なる。

すなわち、図 27 に示すように、本実施形態では、受信装置本体 1001 内のそれぞれのカードモジュールへの出力部に試験信号多重回路 106、試験信号符号化回路 401 を、カードモジュールからの入力部に、試験信号検出回路 107 を設ける。図 27 の例ではスイッチ 1043 及びスイッチ 1045 の入力部に試験信号検出回路 107 を配置しているが、スイッチ 1043 及びスイッチ 1045 の出力部に配置しても良い。それぞれのカードモジュール 1002, 1003 について、第 10 実施形態と同様に判定処理とスイッチの制御処理を行う。

以上で説明した実施形態によれば、受信装置本体のカードモジュールへの出力部で、放送信号に試験信号を多重し、カードモジュール内で放送信号に多重された試験信号に所定の処理を施して処理後の試験信号とし、再び受信装置本体内に戻された放送信号からその試験信号を検出することによってカードモジュールの正常性を判定

し、試験信号に対して所定の処理を行えないような不正に接続されたカードモジュール、または故障したカードモジュールを検知することができる。

従って、不正に接続されたカードモジュールまたは故障カードモジュールをバイパスするようにスイッチで信号を切り換えることにより、不正カードモジュールまたは故障カードモジュールを放送受信装置本体から切り離し、不正行為の防止、または受信システム全体に大きな影響を及ぼすことを防ぐことができるという効果がある。

さらに試験結果を表示することにより、ユーザがその内容を知ることができ、不正行為、または故障に対してすみやかに対処することができる。

以上好ましい実施形態について説明したが、これらは本発明を限定するものではない。デジタル放送以外の、有線・無線の通信路を介して通信により送られるデジタル情報を受信しデコードするデジタル情報受信装置一般に対して、本発明が適用できることは明らかである。

産業上の利用可能性

本発明によれば、任意のスロットにカードモジュールを接続しても、受信装置本体側でカードモジュールの属性を認識し、デジタル放送受信処理に適した接続順に変更することができる。

また、受信装置本体にカードモジュールを接続する場合の作業を容易できる。

また、複数のスロットを有する受信装置本体と、これ

に着脱可能な複数のカードモジュールとを有するデジタル放送受信装置において、カードモジュールを任意のスロットに装着しても、各スロットに接続されたカードモジュールのデジチェーン接続順を最適化することの
5 できる。

また、受信装置本体に接続されたカードモジュールが正常に機能するか否かを判定し、故障したカードモジュールを受信装置本体から機能的に切り離し、受信装置全体に大きな影響を及ぼすことを防ぐことができる。

10 また、受信装置本体に不正に接続されたカードモジュールを検知し、不正に接続されたカードモジュールをバイパスするようにスイッチで信号を切り換えることにより不正なカードモジュールを受信装置本体から機能的に切り離し、不正行為を防止すると共に、受信装置全体に
15 大きな影響を及ぼすことを防ぐことができる。

請 求 の 範 囲

1 . 第 1 の 信 号 を 出 力 す る 第 1 の 装 置 (3) と、第 1
の 装 置 に 着 脱 可 能 で あ っ て、第 1 の 装 置 を 介 し て デ イ ジ
5 ー チ ェ ー ン 接 続 さ れ、そ の デ イ ジ ー チ ェ ー ン 接 続 を 介 し
て、前 記 第 1 の 信 号 を 入 力 し て そ の 第 1 の 信 号 に 対 し て
固 有 の 信 号 処 理 を 行 い 前 記 第 1 の 装 置 に 戻 す 複 数 の 第 2
の 装 置 (5 , 7 , 9 , 1 1) と、を 備 え る 信 号 処 理 装 置
に お い て、

10 前 記 第 1 の 装 置 (3) は、

対 応 す る 第 2 の 装 置 に 対 し て、対 応 す る 第 2 の 装 置
以 外 の 第 2 の 装 置 か ら の 出 力 信 号 と 前 記 第 1 の 信 号 と を
入 力 し て、そ の う ち の 1 つ を 選 択 し て 出 力 す る 複 数 の 第
1 の 選 択 手 段 (2 5 , 2 7 , 2 9 , 3 1) と、

15 前 記 複 数 の 第 2 の 装 置 か ら の 出 力 信 号 と 前 記 第 1 の
信 号 と を 入 力 し て、そ の う ち の 1 つ を 選 択 し て 出 力 す る
第 2 の 選 択 手 段 (3 3) と、

前 記 デ イ ジ ー チ ェ ー ン 接 続 の 順 序 の 優 先 順 位 に 応 じ
て、前 記 複 数 の 第 1 の 選 択 手 段 及 び 前 記 第 2 の 選 択 手 段
20 に お け る 選 択 を 制 御 し て、前 記 複 数 の 第 2 の 装 置 の デ イ
ジ ー チ ェ ー ン 接 続 の 順 序 を 変 更 す る 接 続 制 御 手 段 (4 3 ,
4 5 , 4 7) と、

を 備 え る こ と を 特 徴 と す る 信 号 処 理 装 置 。

25 2 . デ ジ タ ル 情 報 を 受 信 し て 出 力 す る 第 1 の 装 置 (1

0 0 1) と、第 1 の装置に着脱可能であって、第 1 の装置を介してダイジーチェーン接続され、そのダイジーチェーン接続を介して、前記デジタル情報を入力してそのデジタル情報に対して固有の処理を行い前記第 1 の装置
5 に戻す複数の第 2 の装置 (1 0 0 2, 1 0 0 3) と、を備えるデジタル情報受信装置において、

前記第 1 の装置 (1 0 0 1) は、

対応する第 2 の装置に対して、対応する第 2 の装置以外の第 2 の装置からの出力信号と前記デジタル情報と
10 を入力して、そのうちの 1 つを選択して出力する複数の第 1 の選択手段 (1 0 2 3, 1 0 2 4) と、

前記複数の第 2 の装置からの出力信号と前記デジタル情報とを入力して、そのうちの 1 つを選択して出力する第 2 の選択手段 (1 0 2 5) と、

15 前記ダイジーチェーン接続の順序の優先順位に応じて、前記複数の第 1 の選択手段及び前記第 2 の選択手段における選択を制御して、前記複数の第 2 の装置のダイジーチェーン接続の順序を変更する接続制御手段 (1 0 1 6) と、

20 を備えることを特徴とするデジタル情報受信装置。

3. 前記複数の第 2 の装置のそれぞれは、前記ダイジーチェーン接続の順序のそれぞれの優先順位を属性情報として格納する格納手段 (1 0 2 1, 1 0 2 2) を備え、
25 前記接続制御手段 (1 0 1 6) は、前記複数の第 2 の装

置のそれぞれの格納手段（１０２１，１０２２）から前記ダイジーチェーン接続の順序のそれぞれの優先順位を読み出すことを特徴とする特許請求の範囲第２項に記載のデジタル情報受信装置。

5

４． 前記格納手段（１０２１，１０２２）は、前記ダイジーチェーン接続の順序の優先順位の絶対情報を属性情報として格納することを特徴とする特許請求の範囲第３項に記載のデジタル情報受信装置。

10

５． 前記格納手段（１０２１，１０２２）は、前記ダイジーチェーン接続の順序の優先順位の相対情報を属性情報として格納することを特徴とする特許請求の範囲第３項に記載のデジタル情報受信装置。

15

６． 前記接続制御手段（１０１６）は、通信媒体を介して外部から前記ダイジーチェーン接続の順序の優先順位の情報を取得することを特徴とする特許請求の範囲第２項に記載のデジタル情報受信装置。

20

７． 前記接続制御手段（１０１６）は、通信媒体を介して外部から前記第１の装置に接続され得る複数の第２の装置の前記ダイジーチェーン接続の順序の優先順位の情報を取得すると共に、実際に前記第１の装置に接続されている第２の装置を判定することを特徴とする特許請

25

求の範囲第2項に記載のデジタル情報受信装置。

8. 前記接続制御手段(1016)は、新たな第2の装置が前記第1の装置に着脱されるたびに、接続されている複数の第2の装置の前記デジチェーン接続の順序の優先順位に応じて、前記デジチェーン接続の順序を変更することを特徴とする特許請求の範囲第2項に記載のデジタル情報受信装置。

10 9. デジタル情報を受信して出力する第1の装置(1001)と、第1の装置に着脱可能であって、第1の装置を介してデジチェーン接続され、そのデジチェーン接続を介して、前記デジタル情報を入力してそのデジタル情報に対して固有の処理を行い前記第1の装置
15 に戻す複数の第2の装置(1002, 1003)と、を備えるデジタル情報受信装置において、

前記複数の第2の装置のそれぞれに対応して設けられ、対応する第2の装置を前記デジチェーン接続に組み込む、又は前記デジチェーン接続から切り離すように切り替える複数の切替手段(1042, 1043, 1044, 1045)と、

前記複数の第2の装置の異常を検出／判定する異常検出／判定手段(101等)と、

前記異常検出／判定手段からの信号に基づき、異常が
25 検出／判定された第2の装置を前記デジチェーン接

続から切り離すように、対応する切替手段を制御する制御手段（１０３２）と、

を備えることを特徴とするデジタル情報受信装置。

- 5 １０． 前記異常検出／判定手段は、前記複数の第２の装置を前記ダイジチェーン接続を介して通過した前記デジタル情報を入力して、パケット同期信号を検出する同期信号検出手段（１０１）であることを特徴とする特許請求の範囲第９項に記載のデジタル情報受信装置。

10

- １１． 前記異常検出／判定手段は、前記複数の第２の装置を前記ダイジチェーン接続を介して通過した前記デジタル情報を入力してデコードし、デコードエラーを検出するデジタル情報デコード手段（１００８）である
- 15 ことを特徴とする特許請求の範囲第９項に記載のデジタル情報受信装置。

- １２． 前記異常検出／判定手段は、

前記複数の第２の装置を通過前の前記デジタル情報に

20 試験信号を多重する試験信号多重手段（１０６）と、

前記複数の第２の装置を前記ダイジチェーン接続を介して通過した前記デジタル情報から試験信号を検出して、その検出した試験信号が正常か否かを判定する試験信号検出手段（１０７）と、

25 を備えることを特徴とする特許請求の範囲第９項に記

載のデジタル情報受信装置。

1 3 . 前記異常検出／判定手段は、

前記複数の第2の装置を通過前の前記デジタル情報に
5 試験信号を多重する試験信号多重手段（106）と、

前記複数の第2の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号に所定の処理を行い出力する複数の試験信号処理手段（121，122）と、

10 前記複数の第2の装置を前記デジチェーン接続を介して通過した前記デジタル情報から試験信号を検出する試験信号検出手段（107）と、

前記試験信号検出手段により検出された試験信号に前記所定の処理に対応した処理を行い、その試験信号が正
15 常か否かを判定する判定手段（109）と、

を備えることを特徴とする特許請求の範囲第9項に記載のデジタル情報受信装置。

1 4 . 前記異常検出／判定手段は、

20 前記複数の第2の装置を通過前の前記デジタル情報に試験信号を多重する試験信号多重手段（106）と、

前記複数の第2の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号を符号化して出力する複数の試験信号符号化手段（125，12

25 6）と、

前記複数の第 2 の装置を前記ダイジチェーン接続を介して通過した前記デジタル情報から試験信号を検出する試験信号検出手段（107）と、

前記試験信号検出手段により検出された試験信号を復号化し、その復号化された試験信号が正常か否かを判定する試験信号復号化手段（123）と、

を備えることを特徴とする特許請求の範囲第 9 項に記載のデジタル情報受信装置。

10 15 . 前記異常検出／判定手段は、

試験信号を符号化する試験信号符号化手段（401）と、

前記複数の第 2 の装置を通過前の前記デジタル情報にその符号化された試験信号を多重する試験信号多重手段（106）と、

前記複数の第 2 の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号を復号化して出力する複数の試験信号復号化手段（402, 403）と、

20 前記複数の第 2 の装置を前記ダイジチェーン接続を介して通過した前記デジタル情報から試験信号を検出して、その検出した試験信号が正常か否かを判定する試験信号検出手段（107）と、

を備えることを特徴とする特許請求の範囲第 9 項に記載のデジタル情報受信装置。

1 6 . 前記制御手段は、前記複数の第 2 の装置を 1 つ
ずつ前記第 1 の装置に接続するように、前記複数の切替
手段を制御し、前記異常検出／判定手段は、前記複数の
5 第 2 の装置について 1 つずつその異常を検出／判定する
ことを特徴とする特許請求の範囲第 9 項に記載のデジタル
情報受信装置。

1 7 . 前記異常検出／判定手段は、前記複数の第 2 の
10 装置を前記ダイジェーション接続を介して通過した前記
デジタル情報を入力して、パケット同期信号を検出する
同期信号検出手段（1 0 1）であることを特徴とする特
許請求の範囲第 1 6 項に記載のデジタル情報受信装置。

1 8 . 前記異常検出／判定手段は、前記複数の第 2 の
15 装置を前記ダイジェーション接続を介して通過した前記
デジタル情報を入力してデコードし、デコードエラーを
検出するデジタル情報デコード手段（1 0 0 8）である
ことを特徴とする特許請求の範囲第 1 6 項に記載のデジ
20 タル情報受信装置。

1 9 . 前記異常検出／判定手段は、
前記複数の第 2 の装置を通過前の前記デジタル情報に
試験信号を多重する試験信号多重手段（1 0 6）と、
25 前記複数の第 2 の装置を前記ダイジェーション接続を

介して通過した前記デジタル情報から試験信号を検出して、その検出した試験信号が正常か否かを判定する試験信号検出手段（１０７）と、

を備えることを特徴とする特許請求の範囲第１６項に記載のデジタル情報受信装置。

２０． 前記異常検出／判定手段は、

前記複数の第２の装置を通過前の前記デジタル情報に試験信号を多重する試験信号多重手段（１０６）と、

前記複数の第２の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号に所定の処理を行い出力する複数の試験信号処理手段（１２１， １２２）と、

前記複数の第２の装置を前記デイジーチェーン接続を介して通過した前記デジタル情報から試験信号を検出する試験信号検出手段（１０７）と、

前記試験信号検出手段により検出された試験信号に前記所定の処理に対応した処理を行い、その試験信号が正常か否かを判定する判定手段（１０９）と、

を備えることを特徴とする特許請求の範囲第１６項に記載のデジタル情報受信装置。

２１． 前記異常検出／判定手段は、

前記複数の第２の装置を通過前の前記デジタル情報に試験信号を多重する試験信号多重手段（１０６）と、

前記複数の第2の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号を符号化して出力する複数の試験信号符号化手段（125，126）と、

- 5 前記複数の第2の装置を前記ダイジェーション接続を介して通過した前記デジタル情報から試験信号を検出する試験信号検出手段（107）と、

- 前記試験信号検出手段により検出された試験信号を復号化し、その復号化された試験信号が正常か否かを判定
10 する試験信号復号化手段（123）と、

を備えることを特徴とする特許請求の範囲第16項に記載のデジタル情報受信装置。

22. 前記異常検出／判定手段は、

- 15 試験信号を符号化する試験信号符号化手段（401）と、

前記複数の第2の装置を通過前の前記デジタル情報にその符号化された試験信号を多重する試験信号多重手段（106）と、

- 20 前記複数の第2の装置のそれぞれに設けられ、入力されたデジタル情報に多重された前記試験信号を復号化して出力する複数の試験信号復号化手段（402，403）と、

- 前記複数の第2の装置を前記ダイジェーション接続を
25 介して通過した前記デジタル情報から試験信号を検出し

て、その検出した試験信号が正常か否かを判定する試験信号検出手段（１０７）と、

を備えることを特徴とする特許請求の範囲第１６項に記載のデジタル情報受信装置。

5

23. 前記異常検出／判定手段は、前記複数の第２の装置のそれぞれに対応して設けられ、前記複数の第２の装置のそれぞれの異常を検出／判定する複数の対応異常検出／判定手段を備えることを特徴とする特許請求の範囲第９項に記載のデジタル情報受信装置。

10

24. 前記複数の対応異常検出／判定手段のそれぞれは、対応する第２の装置出力された前記デジタル情報を入力して、パケット同期信号を検出する同期信号検出手段（１０１）であることを特徴とする特許請求の範囲第23項に記載のデジタル情報受信装置。

15

25. 前記複数の対応異常検出／判定手段のそれぞれは、

20 対応する第２の装置に入力される前記デジタル情報に試験信号を多重する試験信号多重手段（１０６）と、

対応する第２の装置から出力された前記デジタル情報から試験信号を検出して、その検出した試験信号が正常か否かを判定する試験信号検出手段（１０７）と、

25 を備えることを特徴とする特許請求の範囲第２３項に

記載のデジタル情報受信装置。

26. 前記複数の対応異常検出／判定手段のそれぞれは、

5 対応する第2の装置に入力される前記デジタル情報に試験信号を多重する試験信号多重手段（106）と、

対応する第2の装置に設けられ、入力されたデジタル情報に多重された前記試験信号に所定の処理を行い出力する試験信号処理手段（121, 122）と、

10 対応する第2の装置から出力された前記デジタル情報から試験信号を検出する試験信号検出手段（107）と、

前記試験信号検出手段により検出された試験信号に前記所定の処理に対応した処理を行い、その試験信号が正常か否かを判定する判定手段（109）と、

15 を備えることを特徴とする特許請求の範囲第23項に記載のデジタル情報受信装置。

27. 前記複数の対応異常検出／判定手段のそれぞれは、

20 対応する第2の装置に入力される前記デジタル情報に試験信号を多重する試験信号多重手段（106）と、

対応する第2の装置に設けられ、入力されたデジタル情報に多重された前記試験信号を符号化して出力する試験信号符号化手段（125, 126）と、

25 対応する第2の装置から出力された前記デジタル情報

- 77 -

から試験信号を検出する試験信号検出手段（１０７）と、

前記試験信号検出手段により検出された試験信号を復号化し、その復号化された試験信号が正常か否かを判定する試験信号復号化手段（１２３）と、

5 を備えることを特徴とする特許請求の範囲第２３項に記載のデジタル情報受信装置。

28. 前記複数の対応異常検出／判定手段のそれぞれは、

10 試験信号を符号化する試験信号符号化手段（４０１）と、

対応する第２の装置に入力される前記デジタル情報にその符号化された試験信号を多重する試験信号多重手段（１０６）と、

15 対応する第２の装置に設けられ、入力されたデジタル情報に多重された前記試験信号を復号化して出力する試験信号復号化手段（４０２，４０３）と、

対応する第２の装置から出力された前記デジタル情報から試験信号を検出して、その検出した試験信号が正常
20 か否かを判定する試験信号検出手段（１０７）と、

を備えることを特徴とする特許請求の範囲第２３項に記載のデジタル情報受信装置。

29. 前記制御手段は、前記異常検出／判定手段が異常
25 を検出／判定した場合、異常が検出／判定された第２

の装置以降の第 2 の装置をリセットすることを特徴とする特許請求の範囲第 9 項に記載のデジタル情報受信装置。

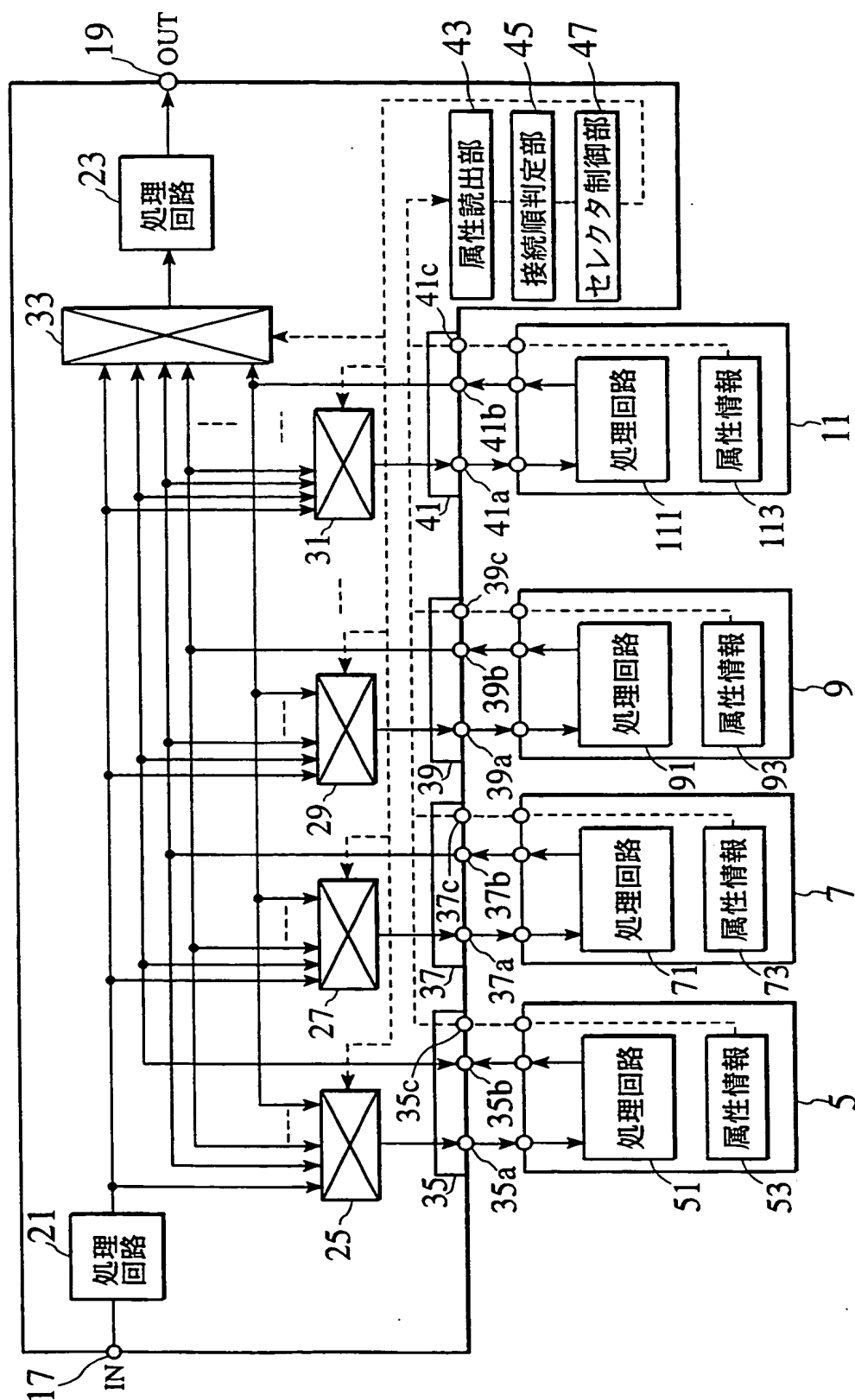
30. 前記異常検出／判定手段が異常を検出／判定した場合に、その異常の内容を表示する表示手段を更に備えたことを特徴とする特許請求の範囲第 9 項に記載のデジタル情報受信装置。

31. 前記試験信号多重手段は、前記デジタル情報の各パケット（201）内の無効部分（204）に前記試験信号（207）を多重することを特徴とする特許請求の範囲第 12 項に記載のデジタル情報受信装置。

32. 前記デジタル情報は、デジタル放送信号であることを特徴とする特許請求の範囲第 9 項に記載のデジタル情報受信装置。

1/28

図 1





2/28

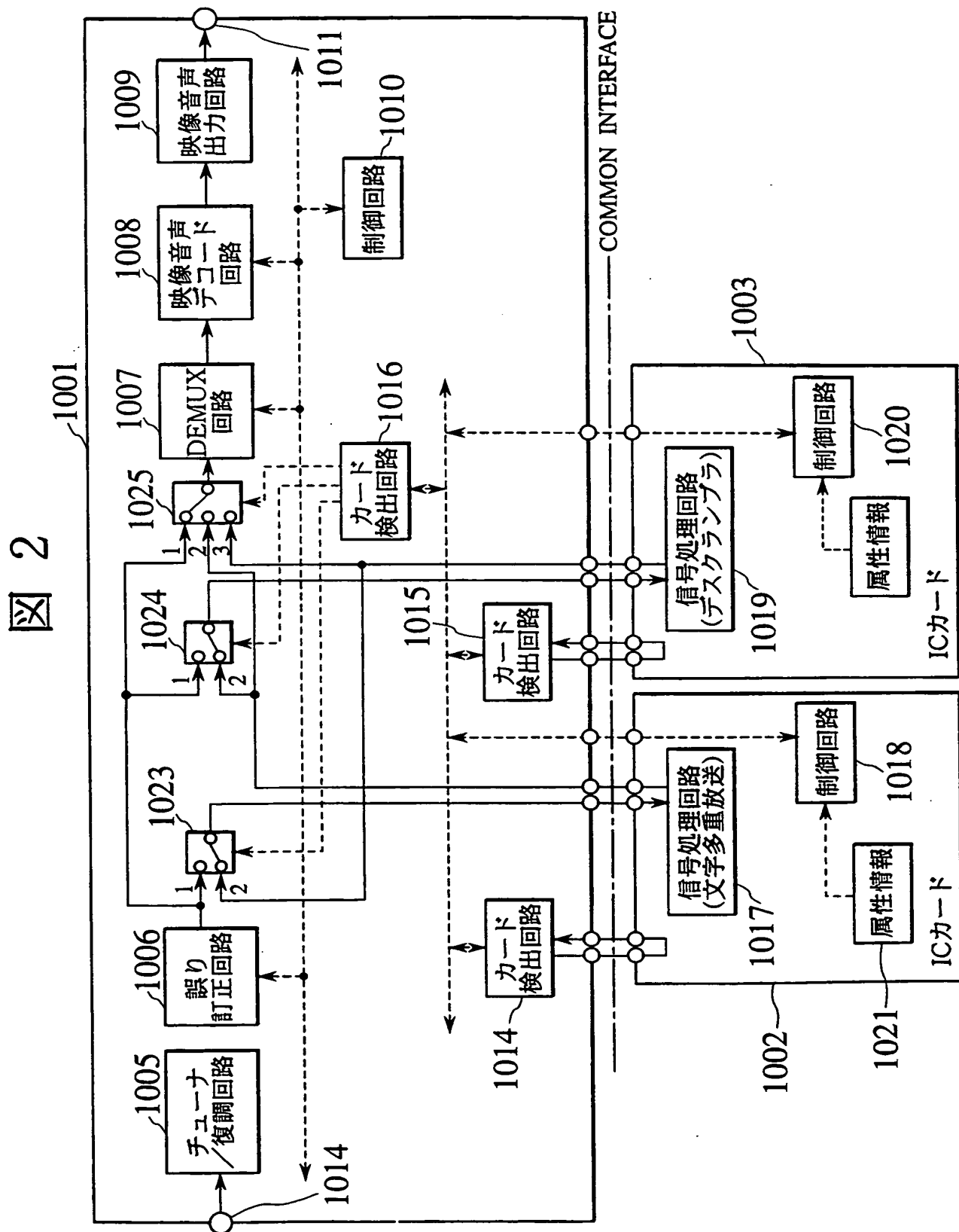


図 3

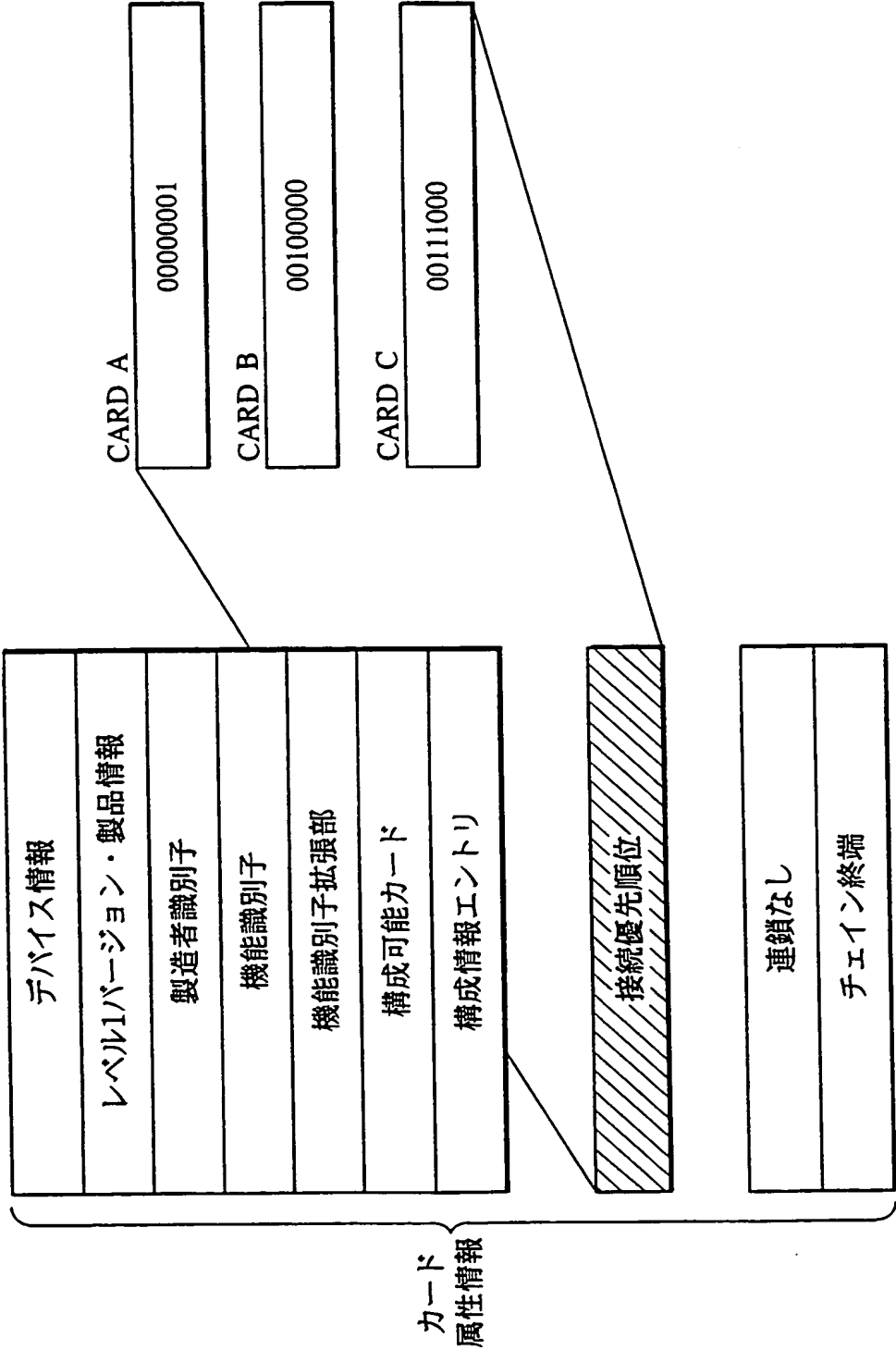


図 4

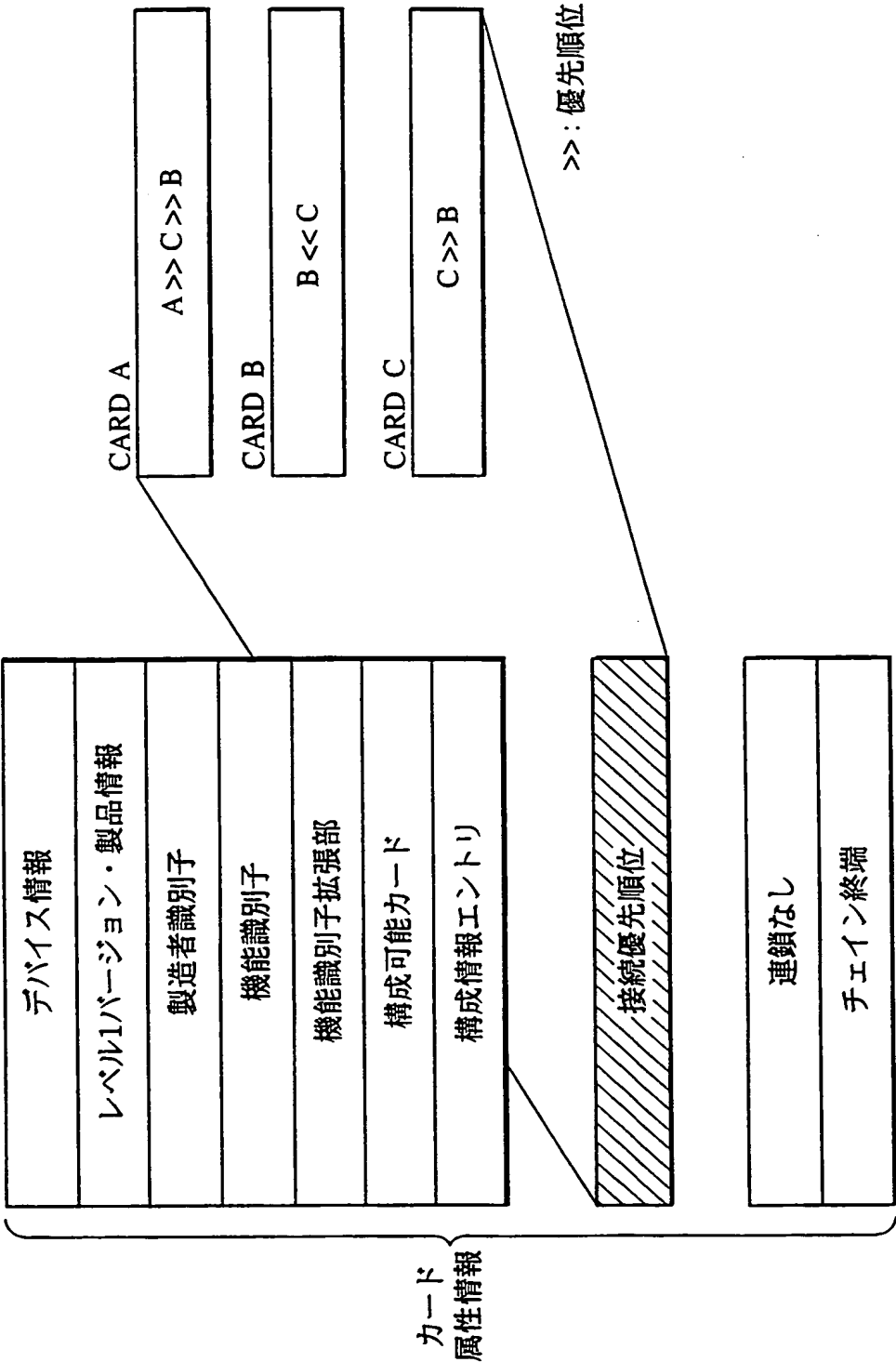


図 5

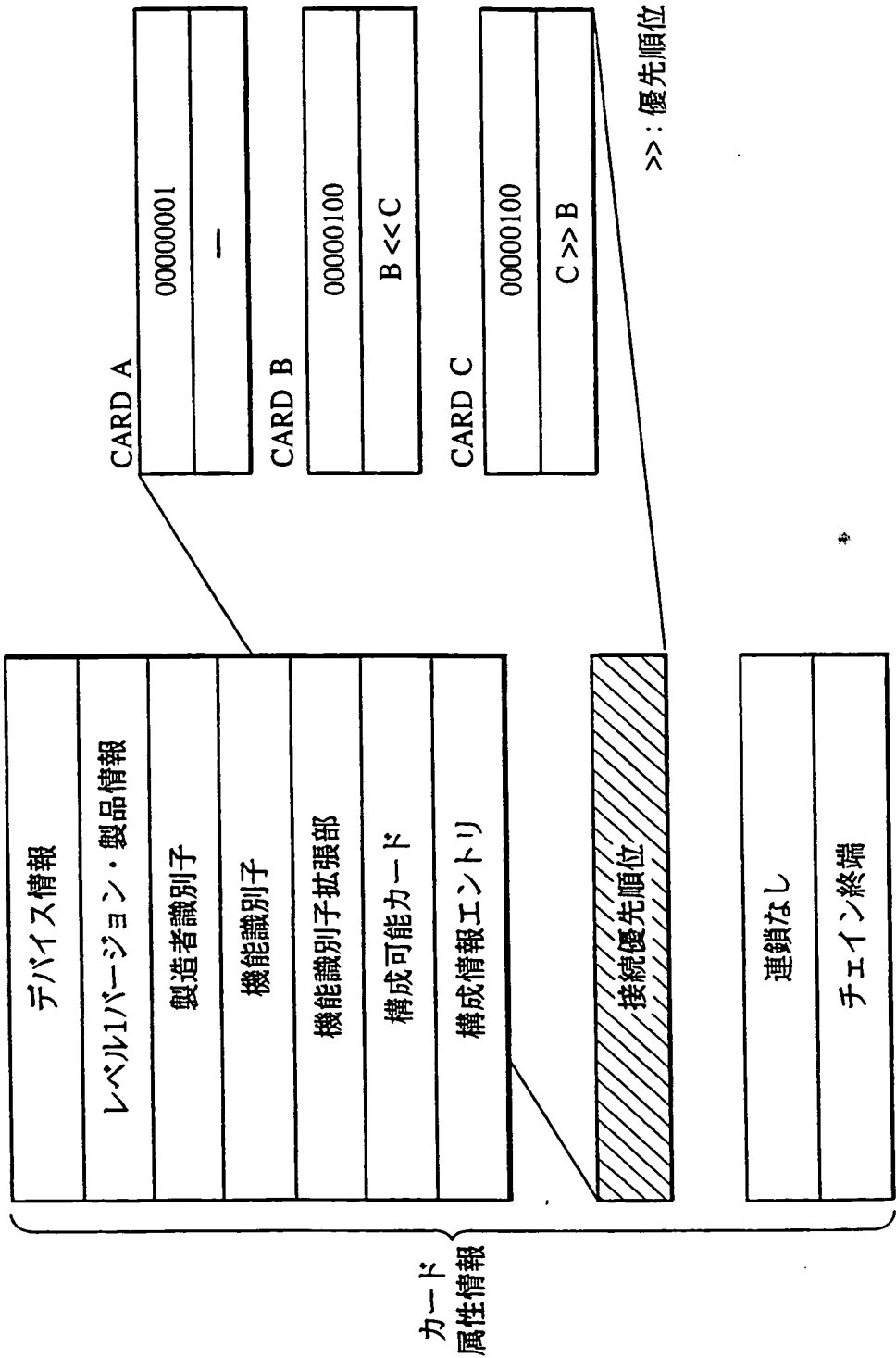
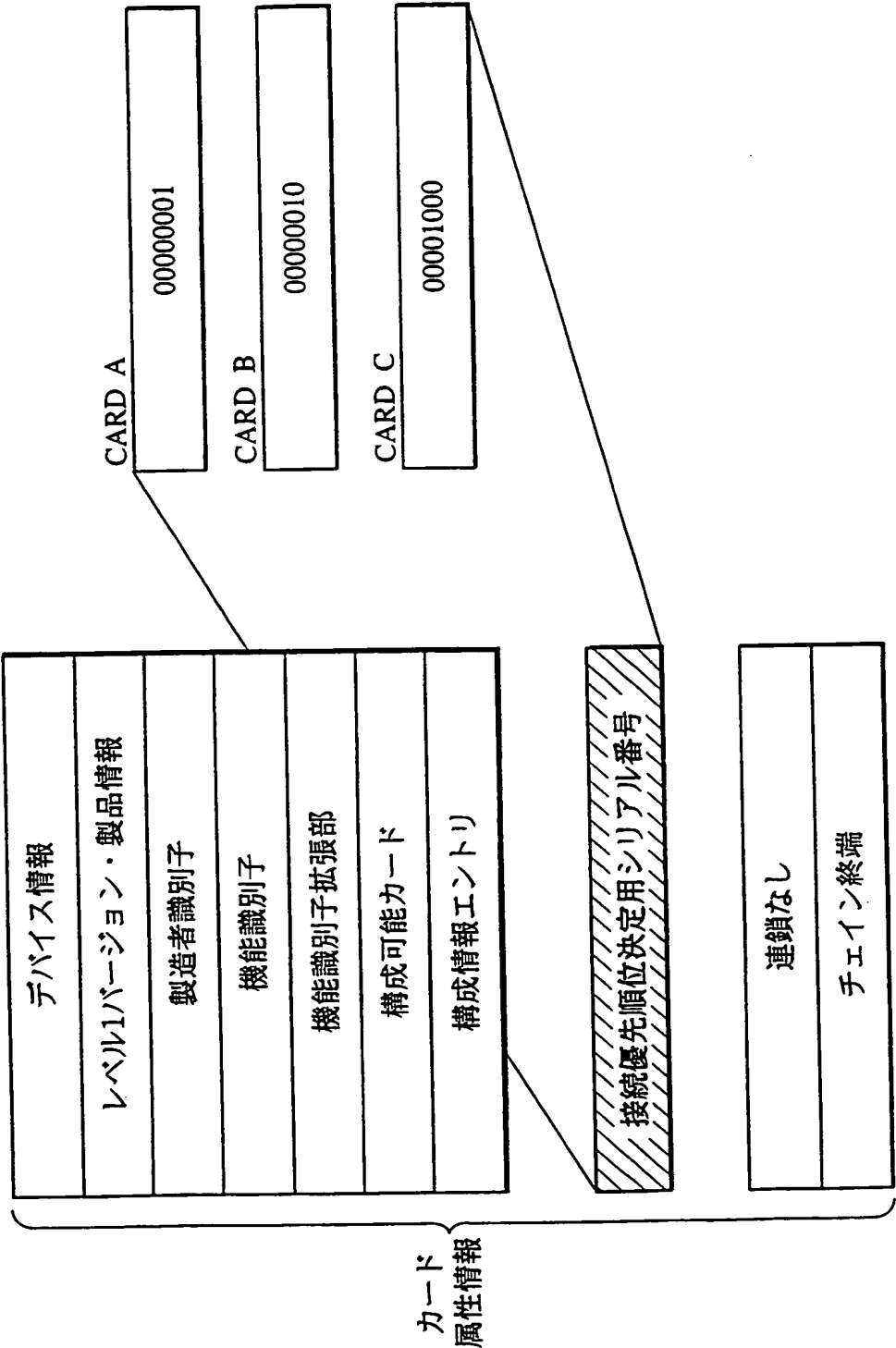


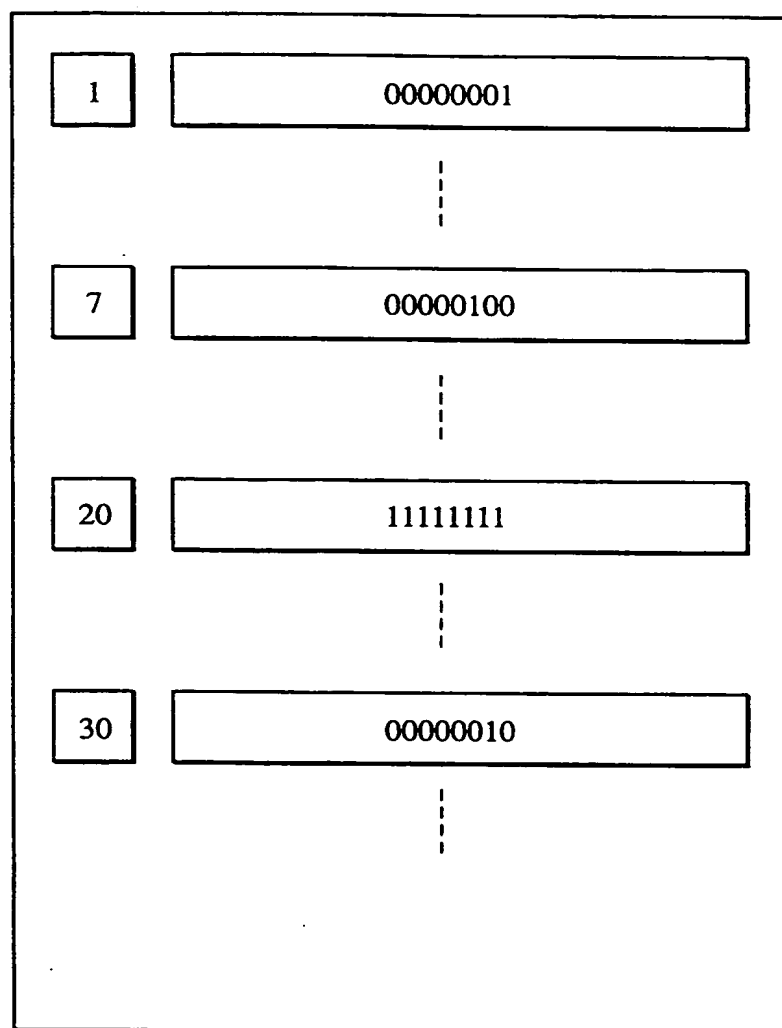


図 6



7/28

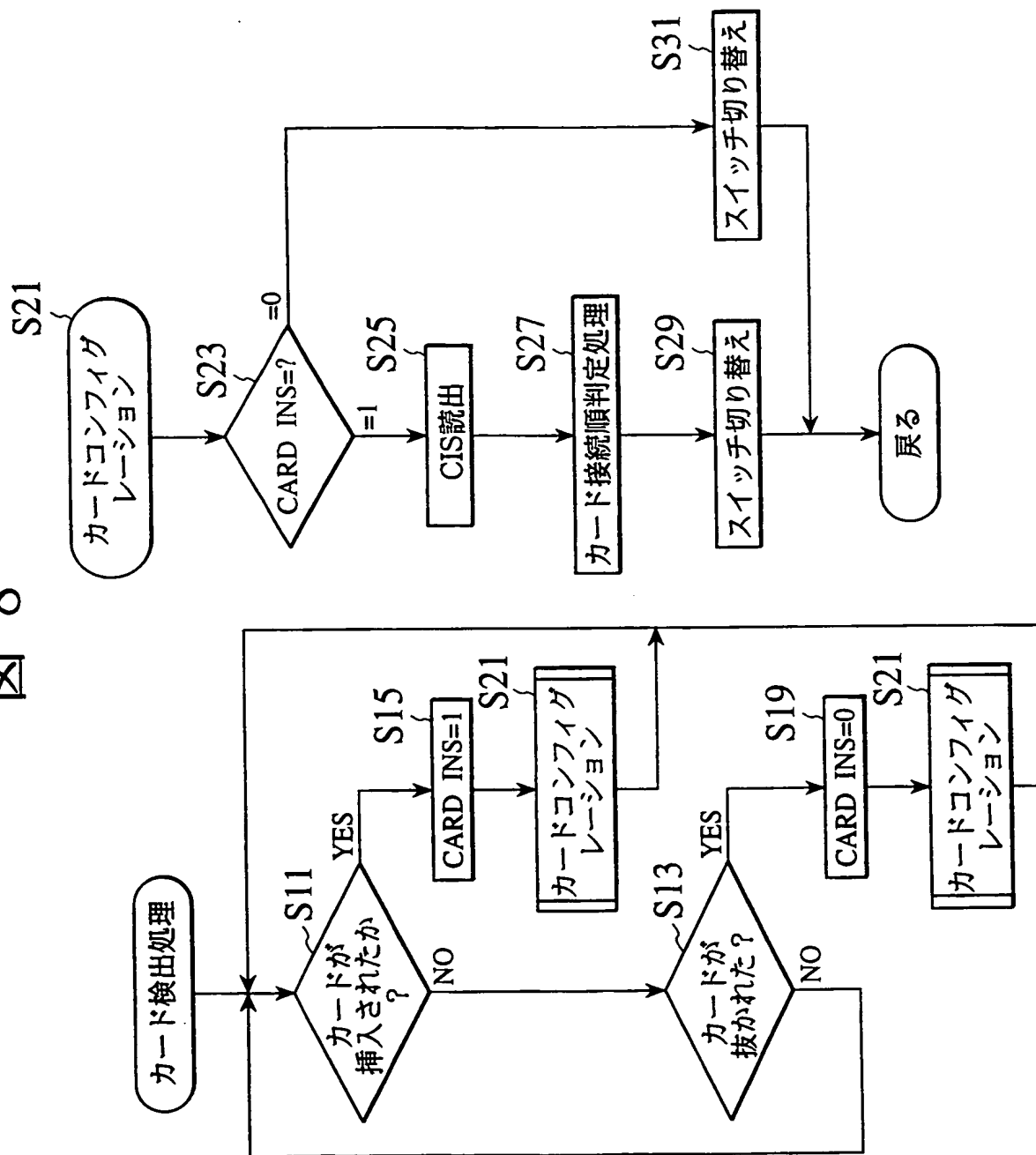
図 7



接続優先順位決定データ

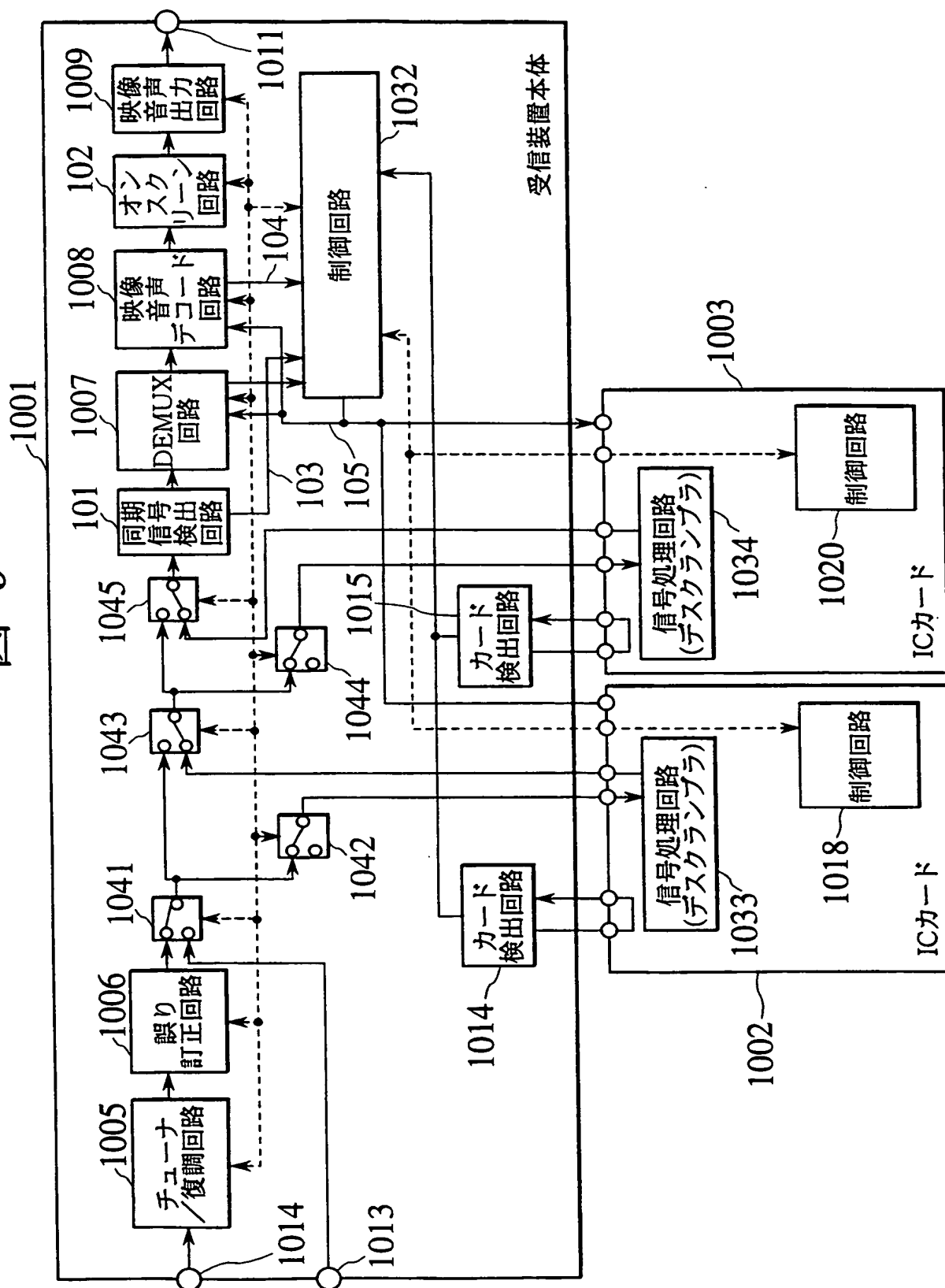
8/28

図 8



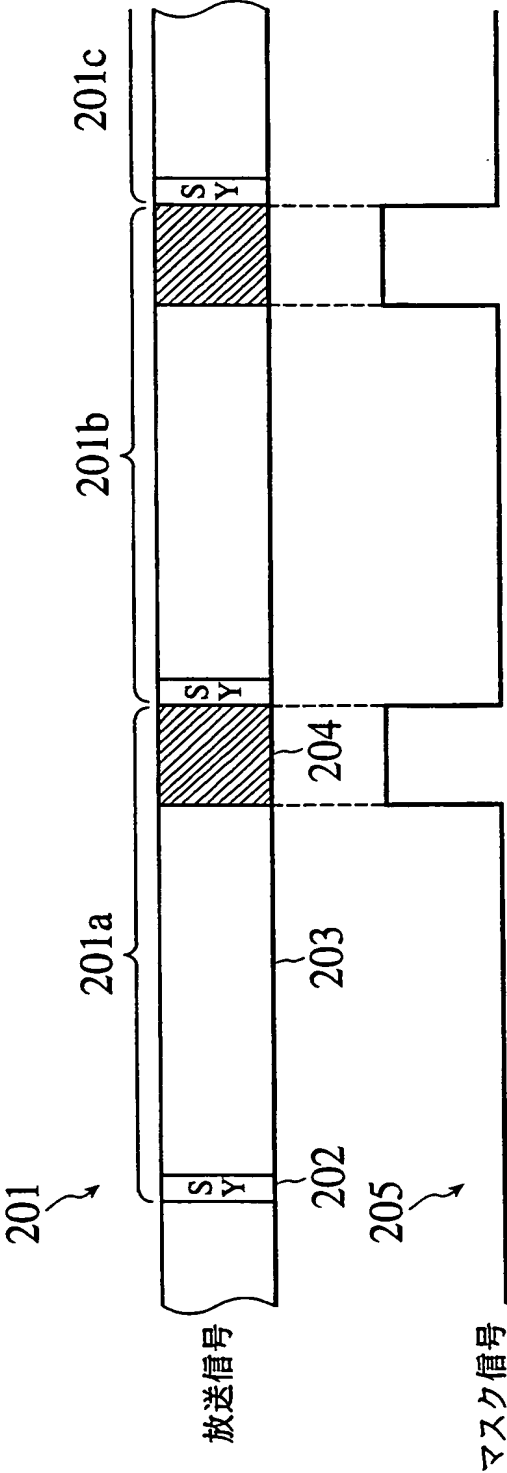
9/28

図 9



10/28

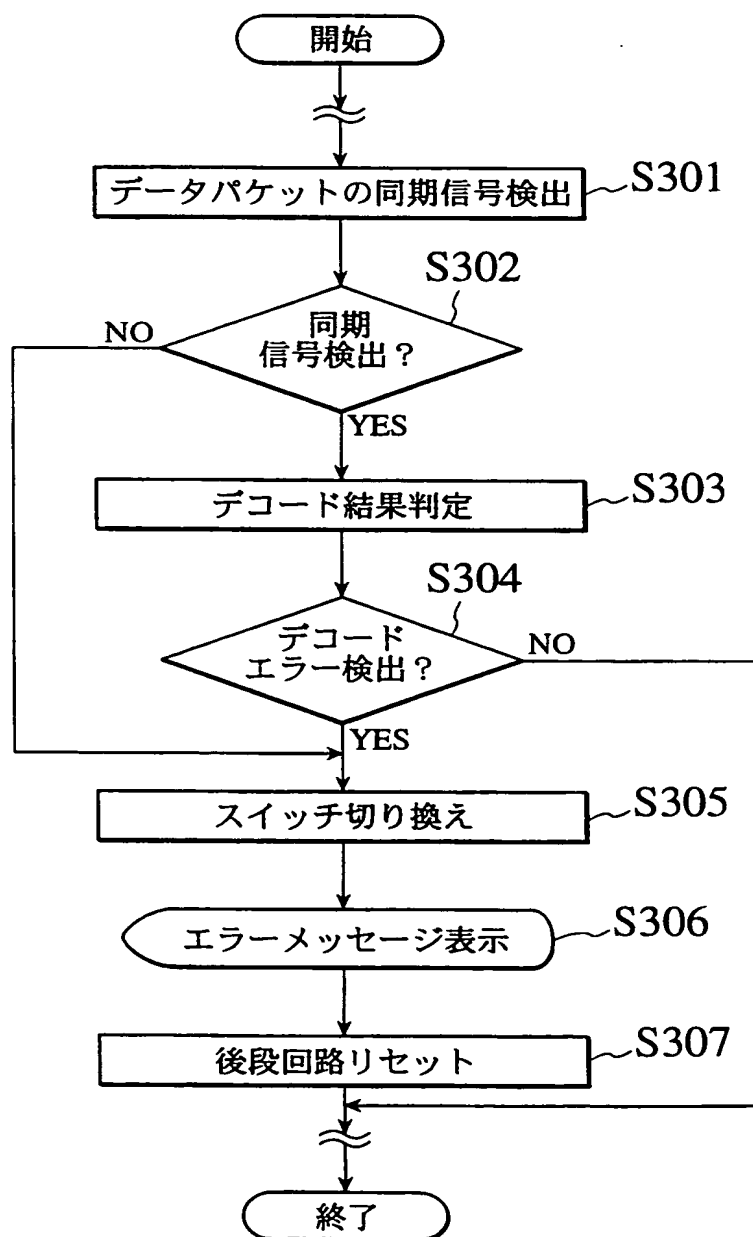
図 10





11/28

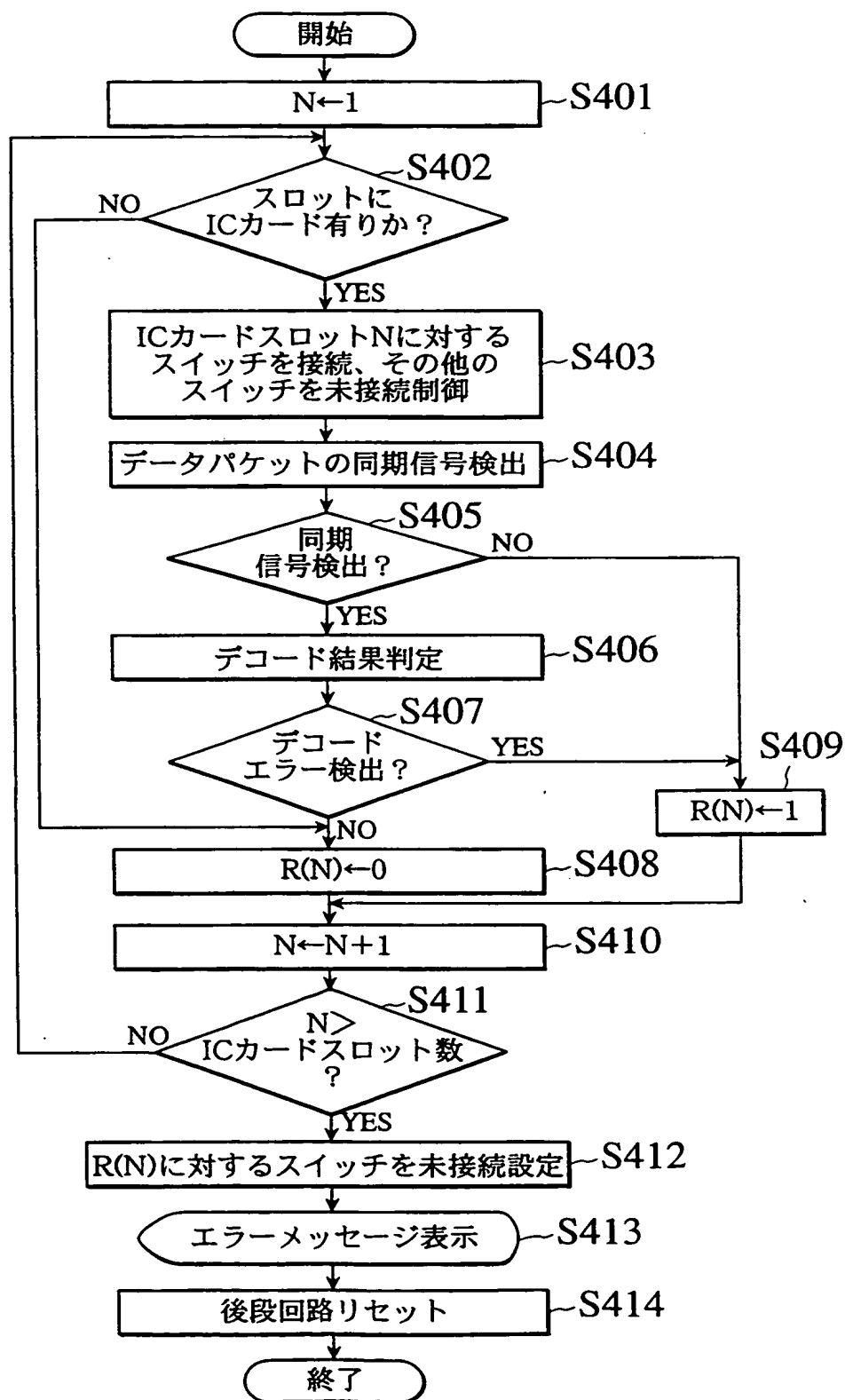
図 11





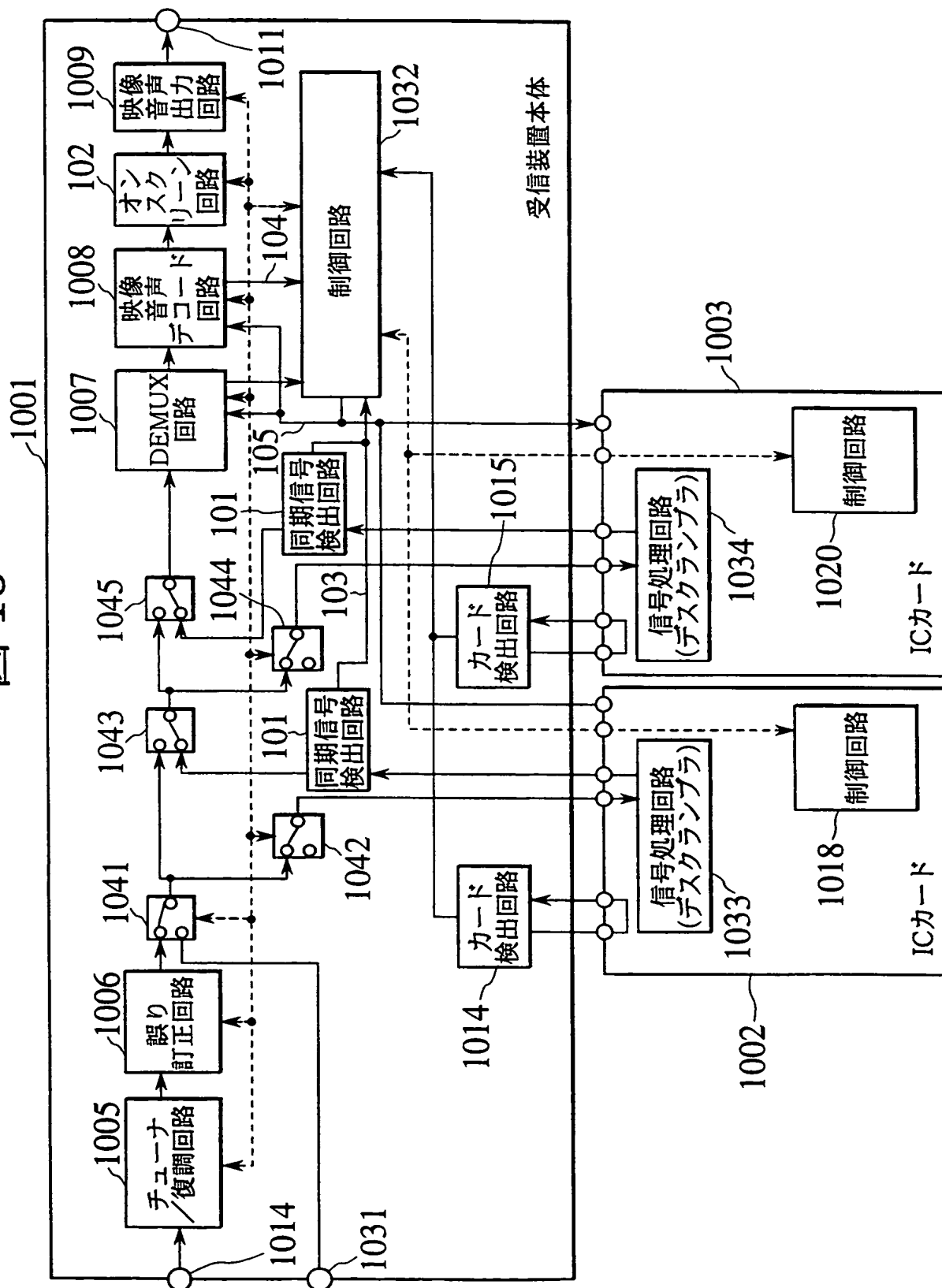
12/28

図 12



13/28

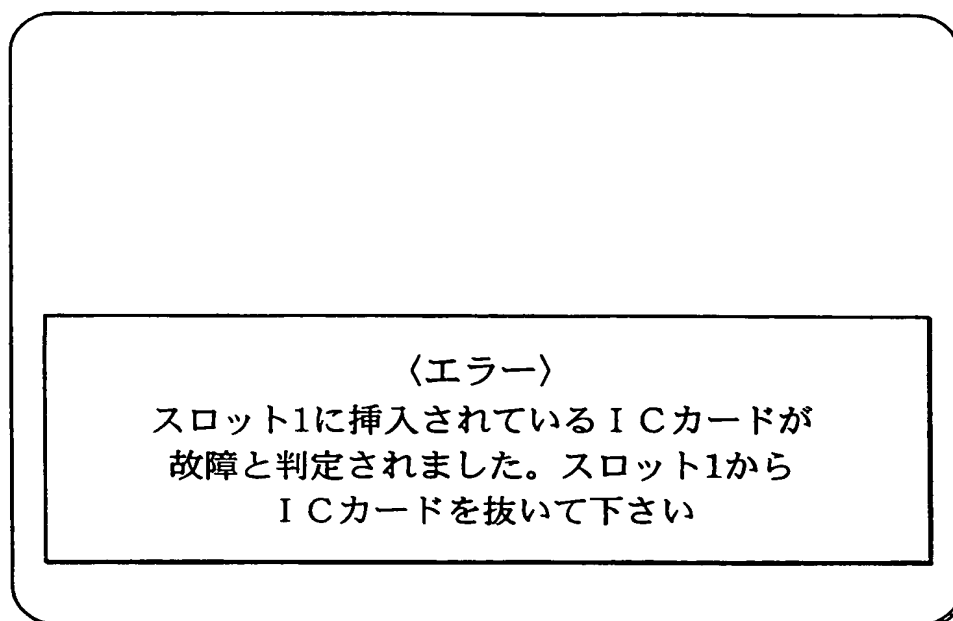
図 13





14/28

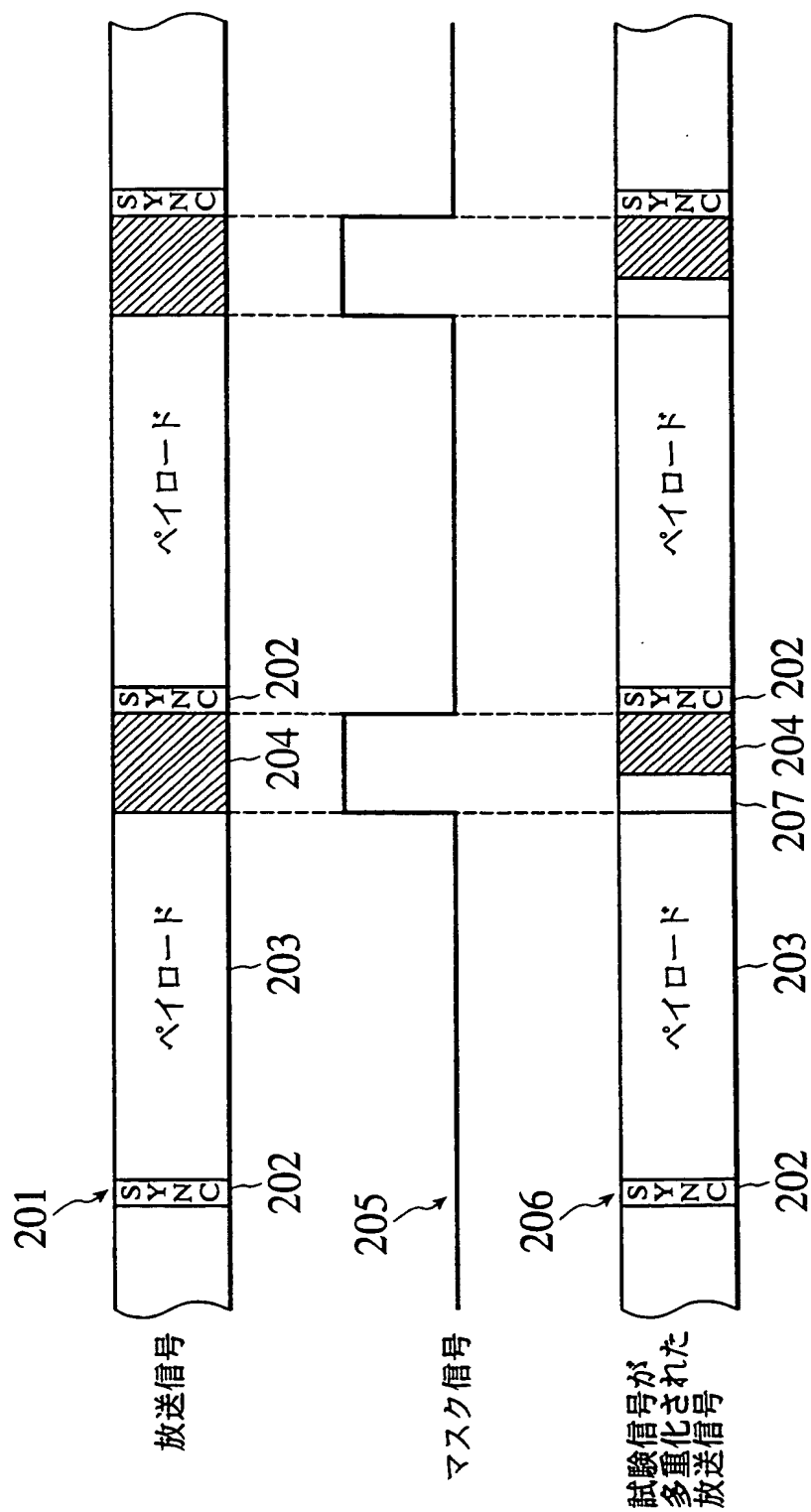
FIG. 14





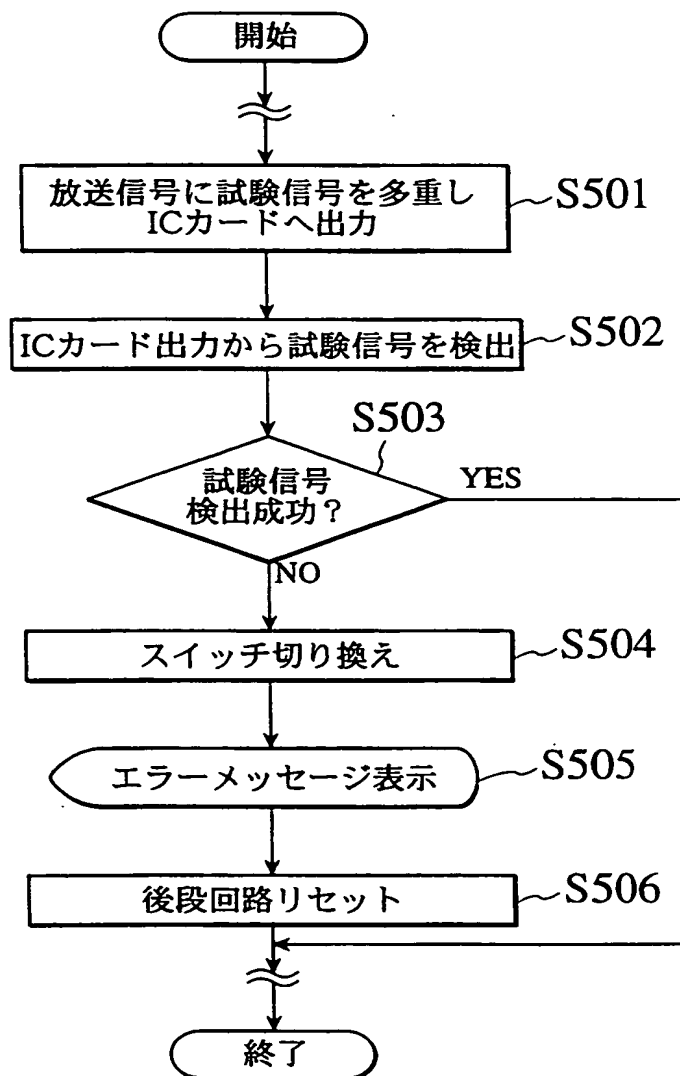
16/28

図 16



17/28

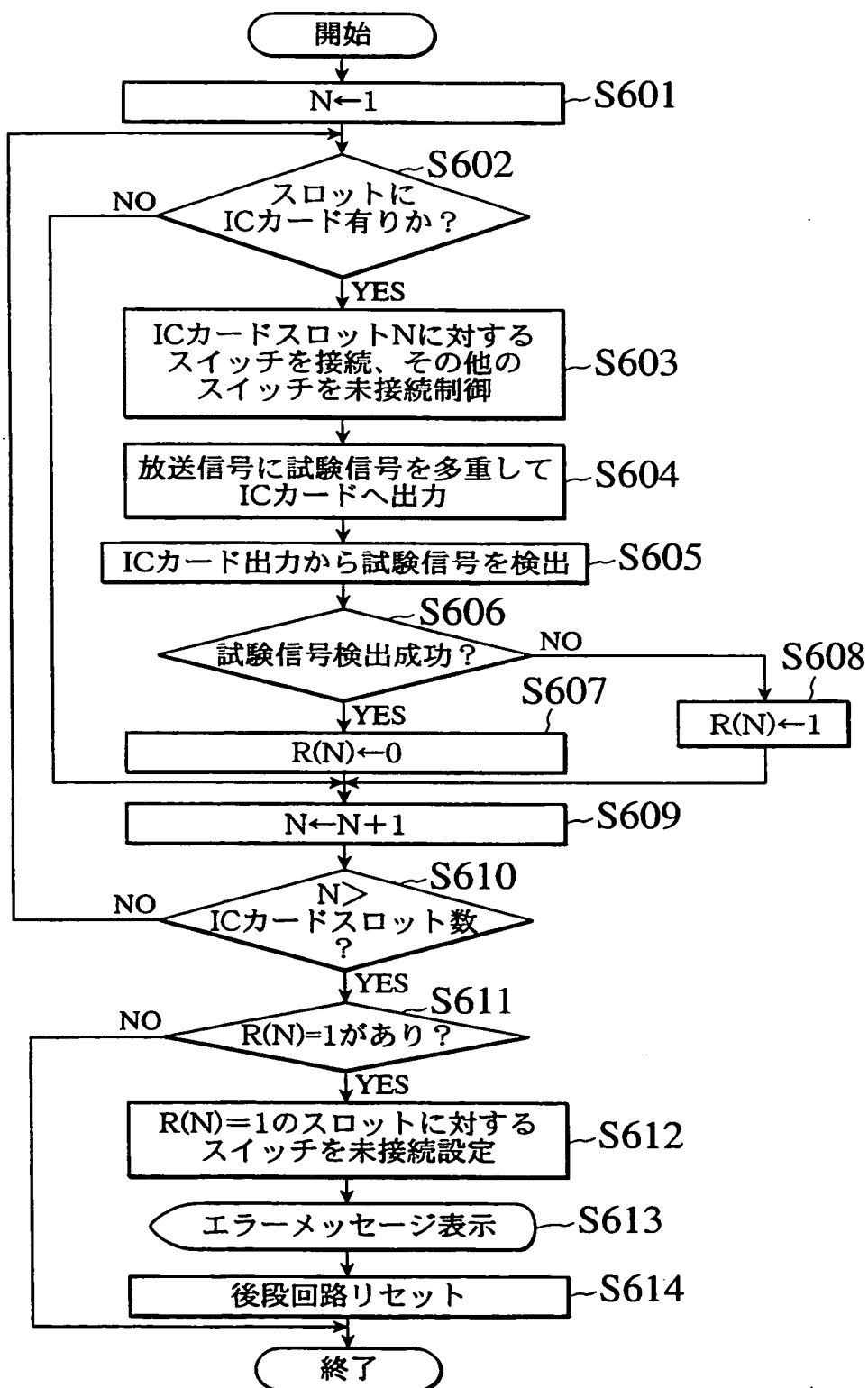
図 17





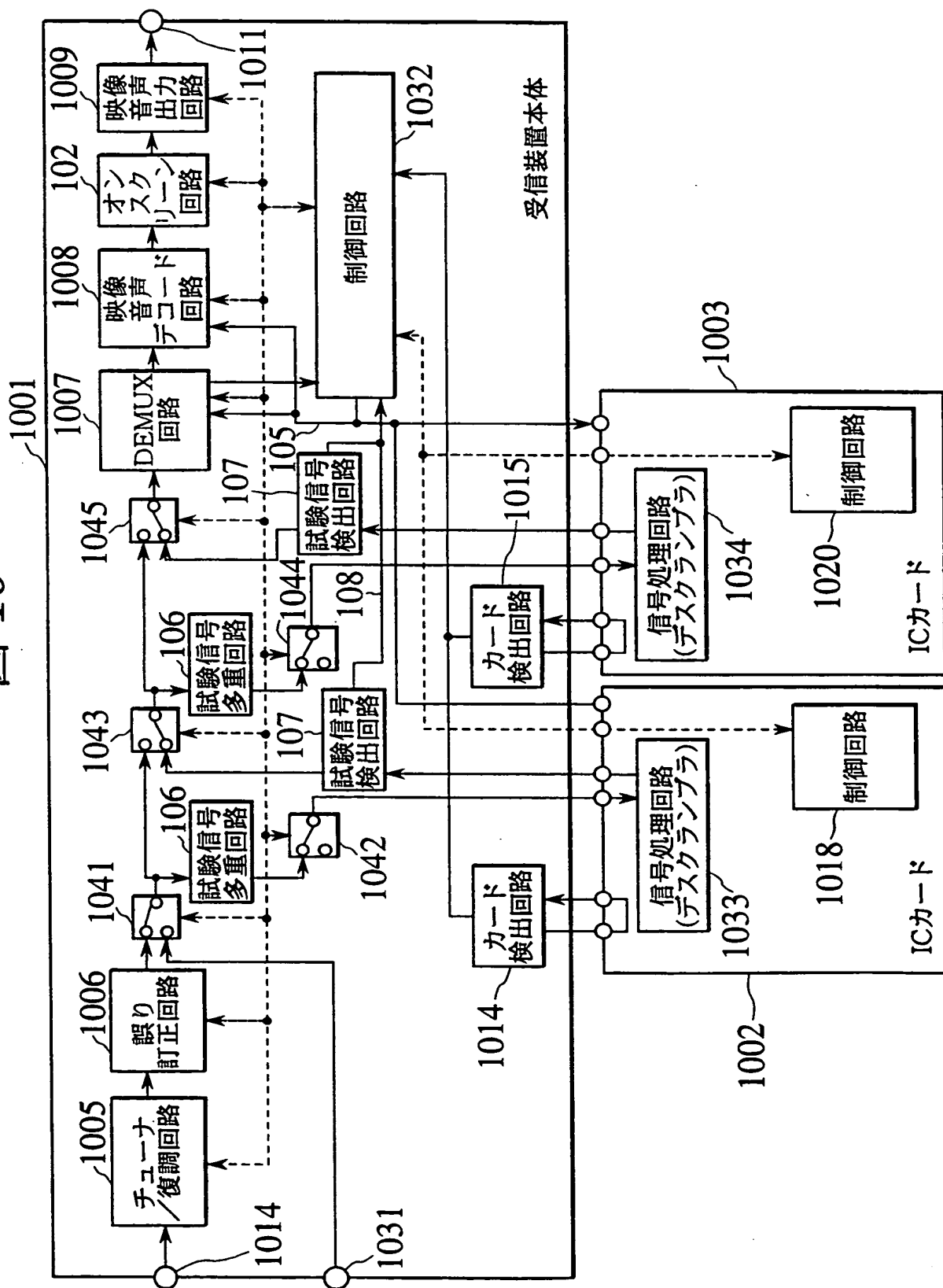
18/28

図 18

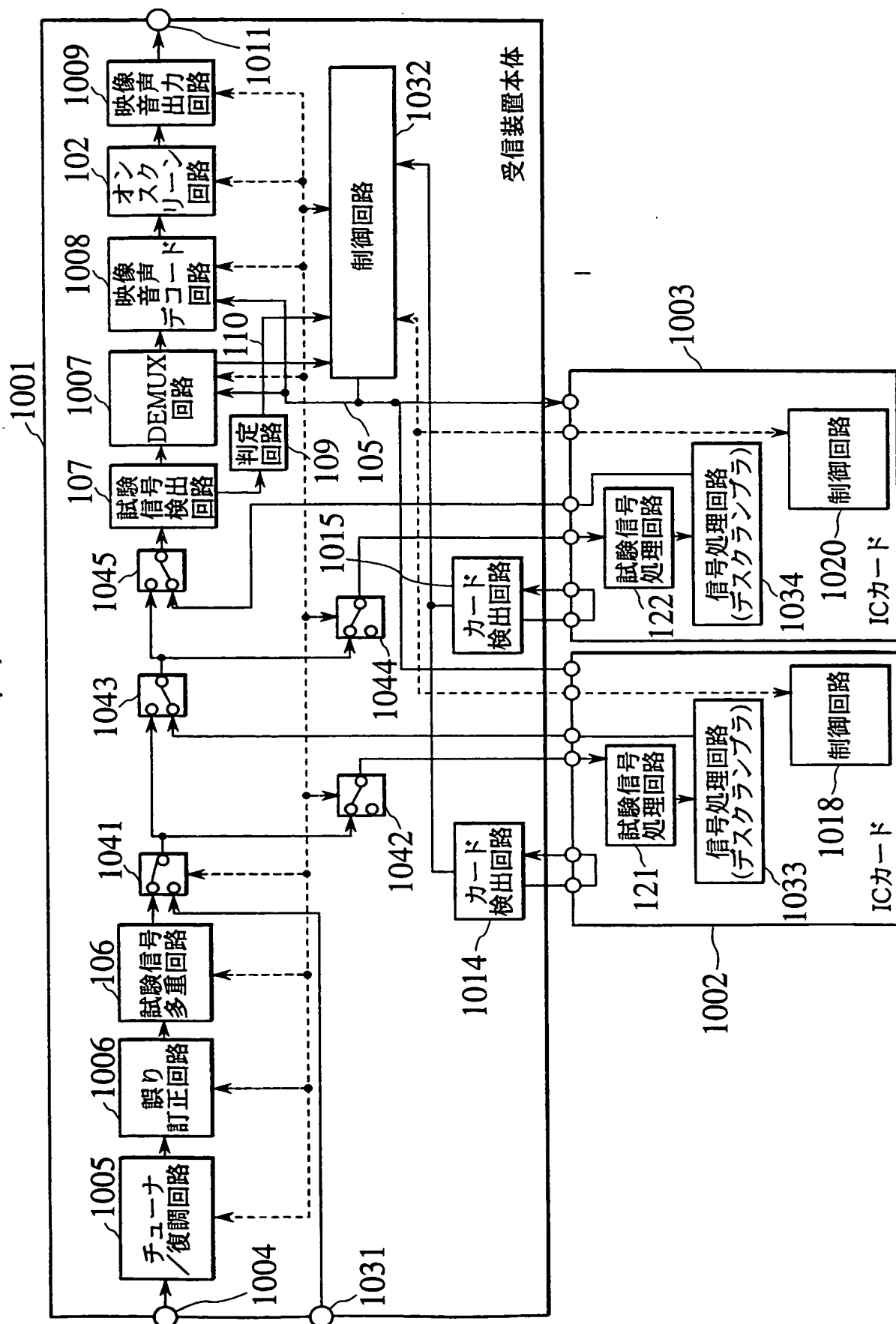


19/28

図 19



20



21/28

図 21

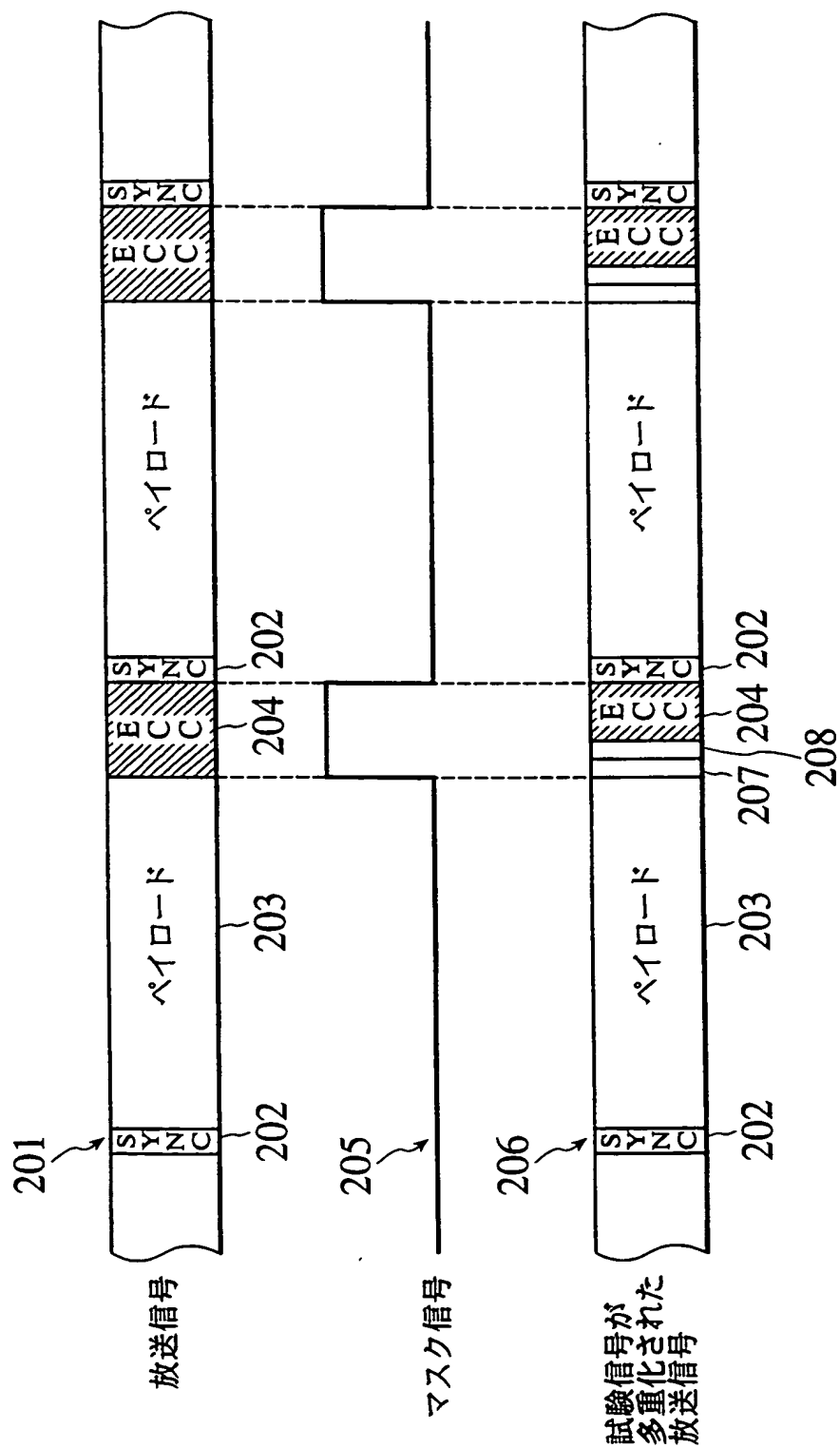
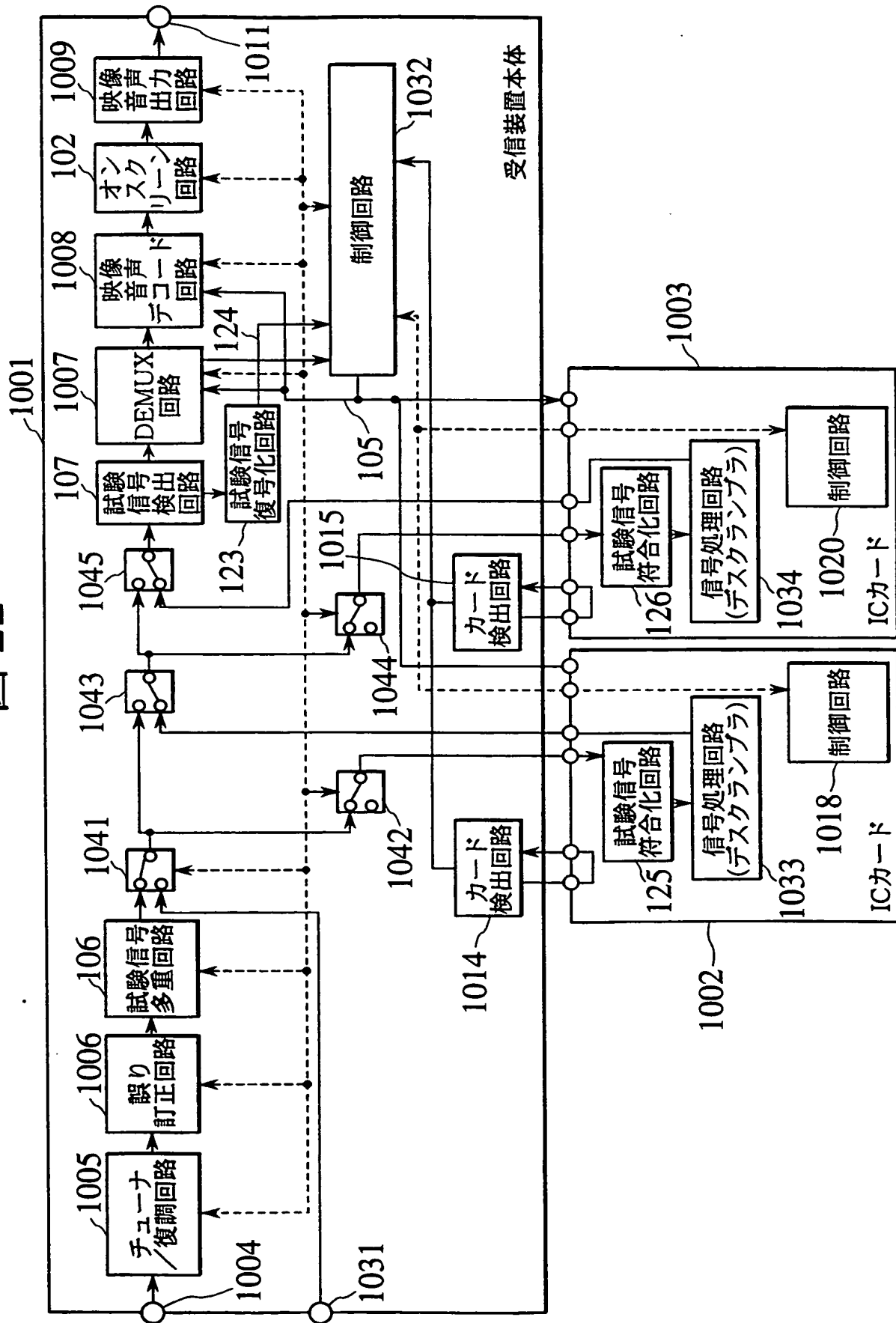




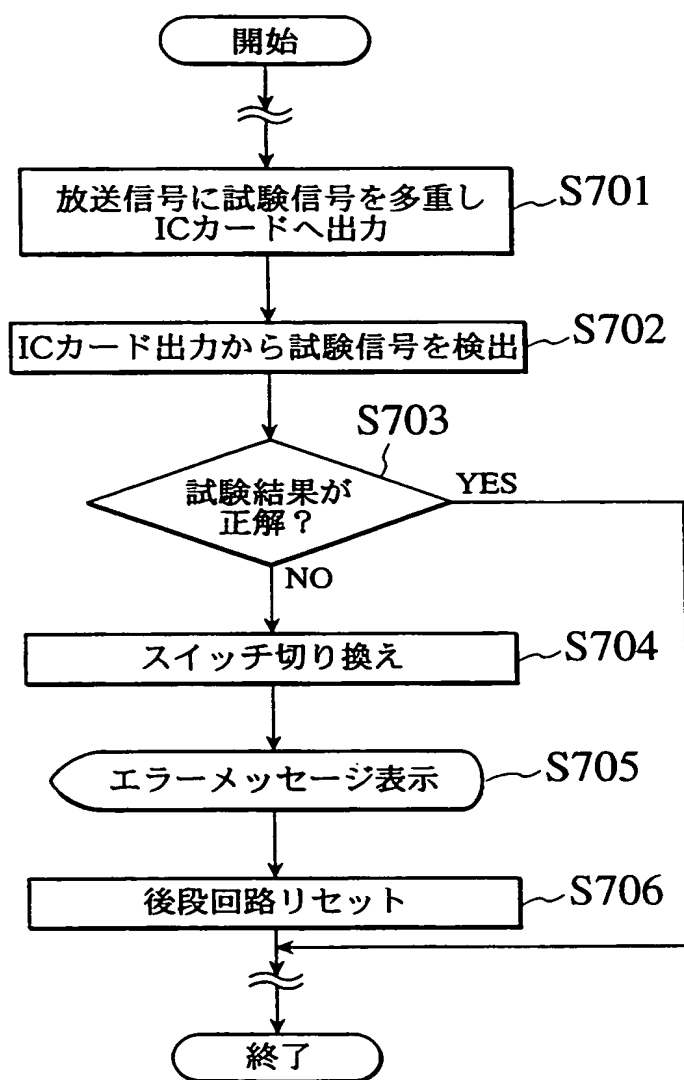
図 22





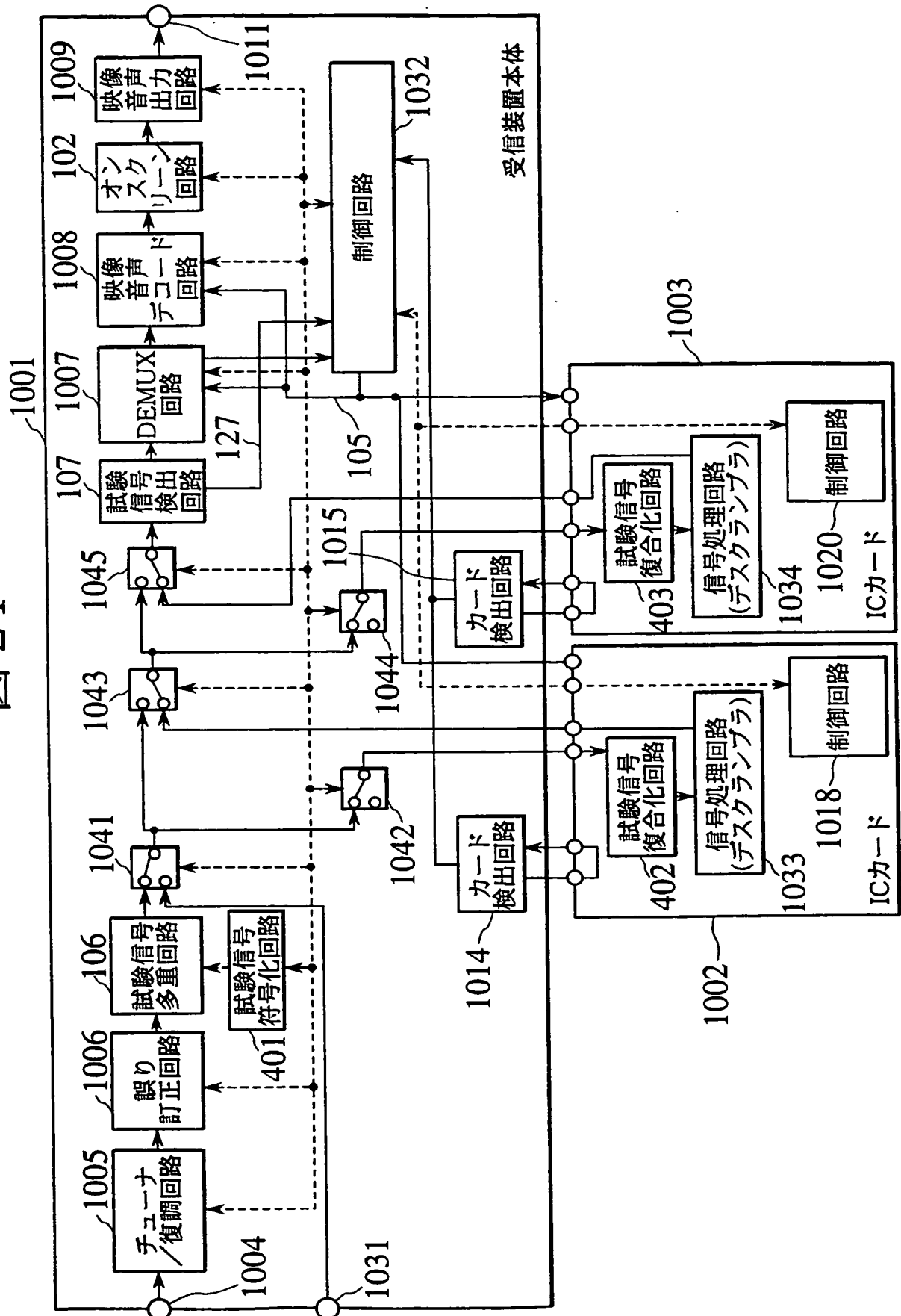
23/28

図 23



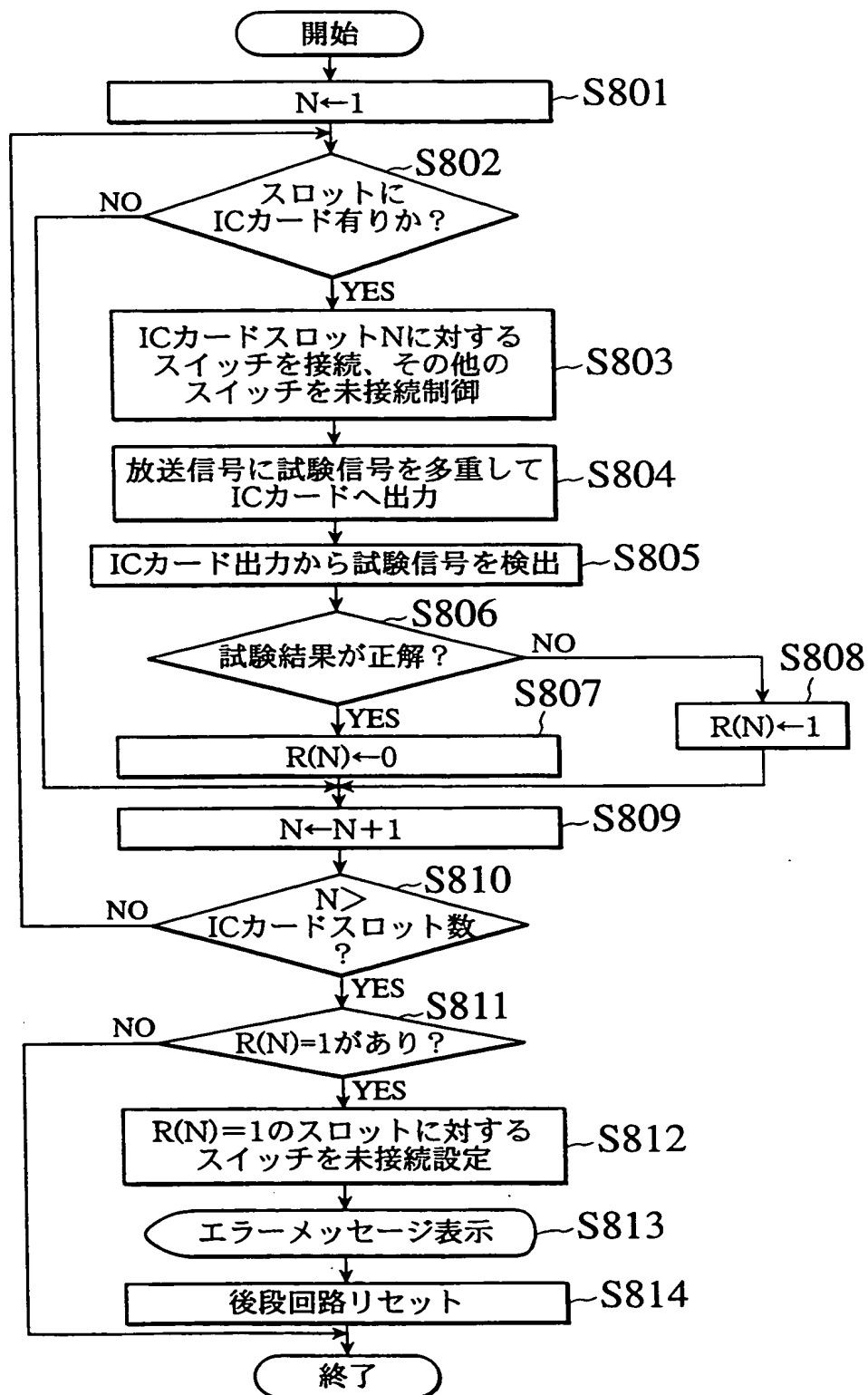
24/28

図 24



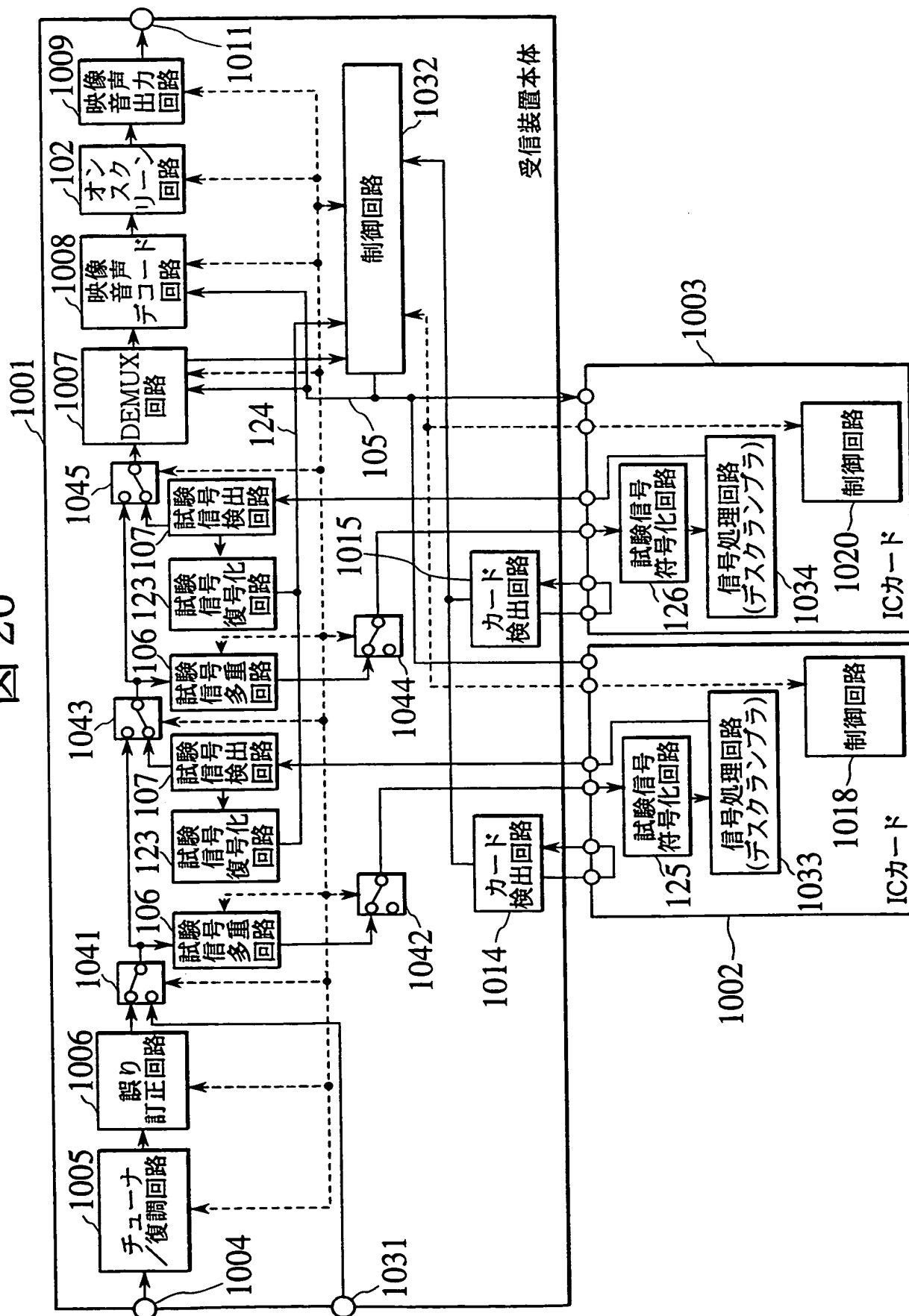
25/28

図 25

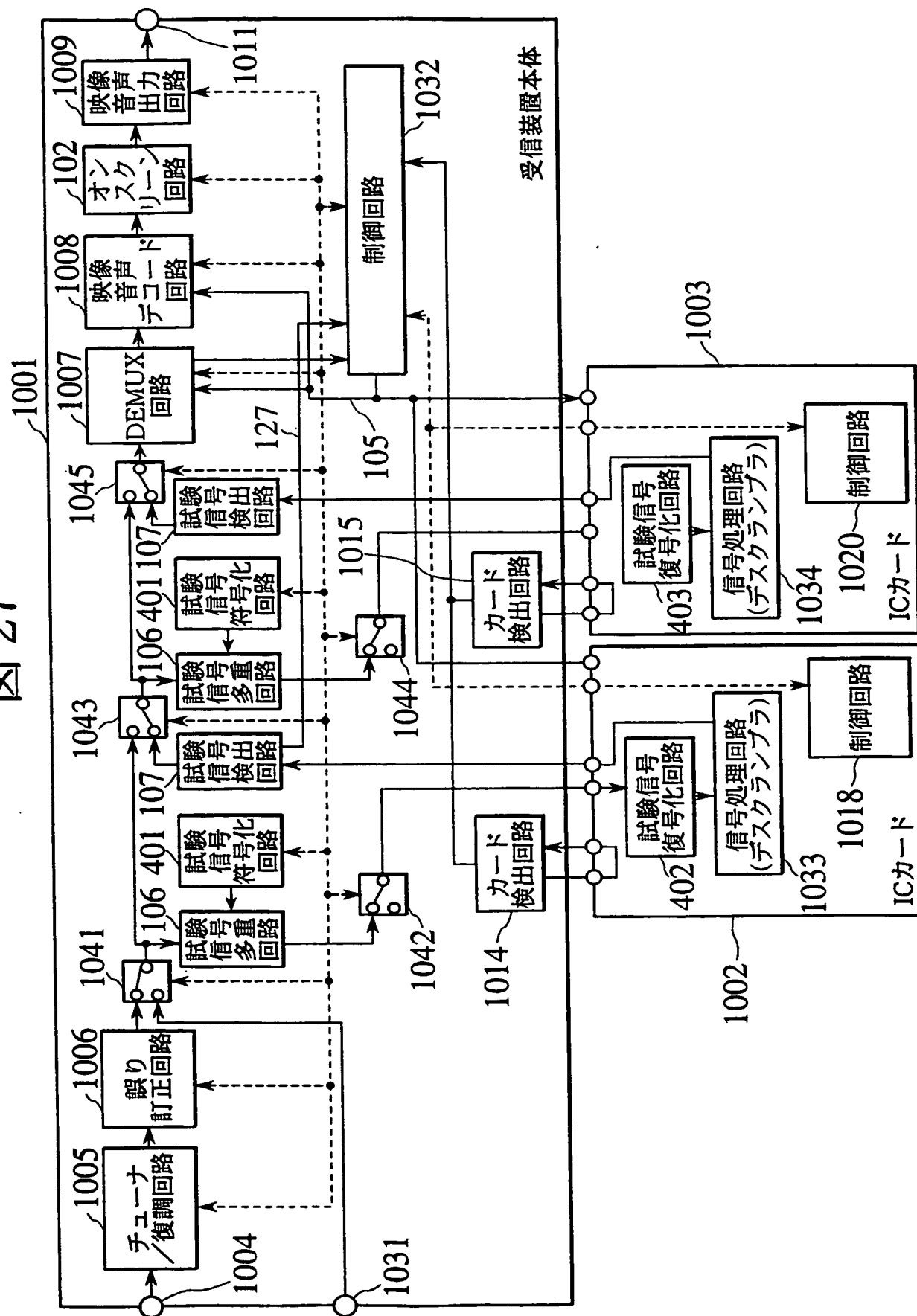


26/28

図 26

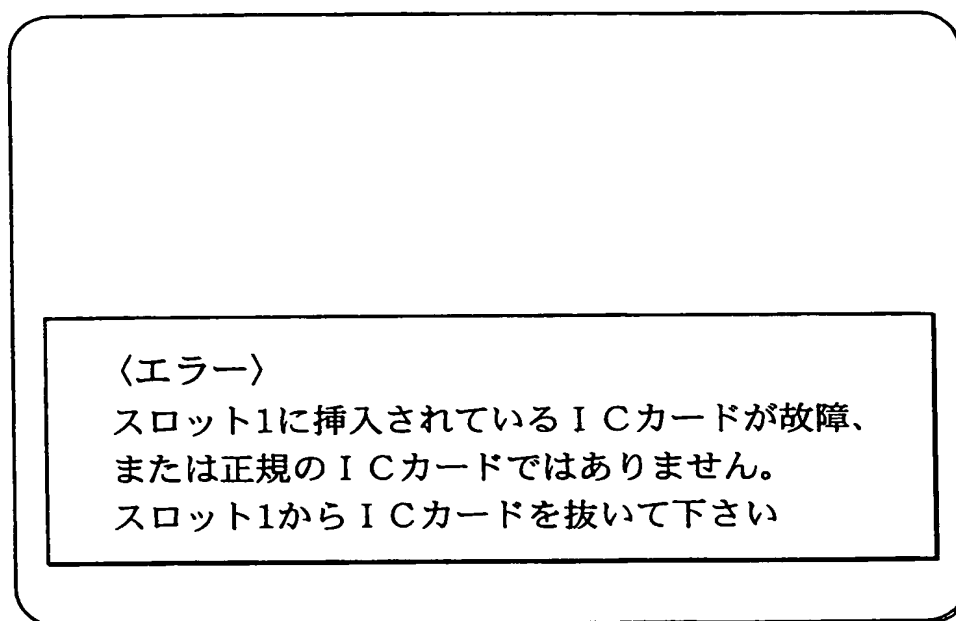


27



28/28

FIG. 28



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/00957

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁶ G06F13/37, G06F13/00, H04N7/16, H04N5/44

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁶ G06F13/37, G06F13/00, H04N7/16, H04N5/44, G06F11/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-1999
 Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 1-276261, A (Matsushita Electric Industrial Co., Ltd.), 6 November, 1989 (06. 11. 89) (Family: none)	1-8
Y		9-22
X	JP, 59-191634, A (Hitachi, Ltd.), 30 October, 1984 (30. 10. 84) (Family: none)	1-8
Y		9-22
X	JP, 4-132552, U (Shikoku Nippon Denki Software K.K.), 8 December, 1992 (08. 12. 92) (Family: none)	9
Y		10-32
X	JP, 5-216782, A (NEC Ibaraki Ltd.), 27 August, 1993 (27. 08. 93) (Family: none)	9
Y		10-32
Y	JP, 8-265715, A (Nintendo Co., Ltd.), 11 October, 1996 (11. 10. 96) (Family: none)	1-32

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

 Date of the actual completion of the international search
 24 May, 1999 (24. 05. 99)

 Date of mailing of the international search report
 1 June, 1999 (01. 06. 99)

 Name and mailing address of the ISA/
 Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/00957

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 9-147501, A (K.K.Nippon Conlux), 6 June, 1997 (06. 06. 97) (Family: none)	10-25, 31, 30
Y	JP, 7-210691, A (Fujitsu Ltd.), 11 August, 1995 (11. 08. 95) (Family: none)	11, 14, 15, 18, 21, 22, 28
Y	JP, 8-63423, A (Nippon Steel Corp.), 8 March, 1996 (08. 03. 96) (Family: none)	29

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.[°]G06F13/37, Int. Cl.[°]G06F13/00
Int. Cl.[°]H04N7/16, Int. Cl.[°]H04N5/44

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.[°]G06F13/37, Int. Cl.[°]G06F13/00
Int. Cl.[°]H04N7/16, Int. Cl.[°]H04N5/44
Int. Cl.[°]G06F11/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年
日本国公開実用新案公報 1971-1999年
日本国実用新案登録公報 1996-1999年
日本国登録実用新案公報 1994-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 1-276261, A (松下電器産業株式会社), 6. 11月. 1989 (06. 11. 89) (ファミリー無し)	1-8
Y		9-22
X	JP, 59-191634, A (株式会社日立製作所), 30. 10月. 1984 (30. 10. 84) (ファミリー無し)	1-8
Y		9-22

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

24.05.99

国際調査報告の発送日

01.06.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

竹井 文雄

5 R

9650

電話番号 03-3581-1101 内線 3564

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP, 4-132552, U(四国日本電気ソフトウェア株式会社), 8. 12月. 1992(08. 12. 92) (ファミリー無し)	9
Y		10-32
X	JP, 5-216782, A(茨城日本電気株式会社), 27. 8月. 1993(27. 8. 93) (ファミリー無し)	9
Y		10-32
Y	JP, 8-265715, A(任天堂株式会社), 11. 10月. 1996(11. 10. 96) (ファミリー無し)	1-32
Y	JP, 9-147501, A(株式会社コンラックス), 6. 6月. 1997(06. 06. 97) (ファミリー無し)	10-25, 31, 30
Y	JP, 7-210691, A(富士通株式会社), 11. 8月. 1995(11. 8. 95) (ファミリー無し)	11, 14, 15, 18, 21, 22, 28
Y	JP, 8-63423, A(新日本製鐵株式会社), 8. 3月. 1996(08. 03. 96) (ファミリー無し)	29